

**This Page Is Inserted by IFW Operations  
and is not a part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年3月29日 (29.03.2001)

PCT

(10) 国際公開番号  
WO 01/22756 A1

(51) 国際特許分類7: H04Q 7/30, H04B 7/26

(21) 国際出願番号: PCT/JP99/05183

(22) 国際出願日: 1999年9月22日 (22.09.1999)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人(米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 中村聰 (NAKAMURA, Satoshi) [JP/JP]; 箕輪守彦 (MINOWA, Morihiko) [JP/JP]; 久保徳郎 (KUBO, Tokuro) [JP/JP]; 沢田健介 (SAWADA, Kensuke) [JP/JP]. 川

(74) 代理人: 斎藤千幹 (SAITO, Chimoto); 〒262-0033 千葉県千葉市花見川区幕張本郷1丁目14番10号 幸栄パレス202 斎藤特許事務所 Chiba (JP).

(81) 指定国(国内): JP, US.

(84) 指定国(広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

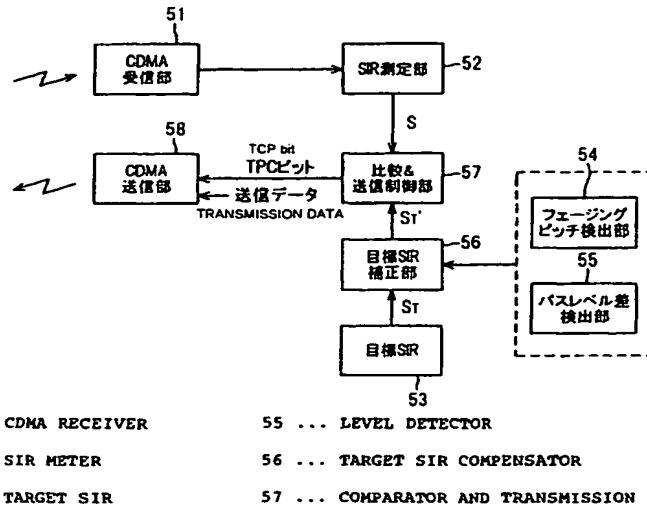
添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: TRANSMISSION POWER CONTROLLER

(54) 発明の名称: 送信電力制御装置



(57) Abstract: A transmission power controller measures SIR (signal-to-interference ratio) and controls the transmission power of a mobile station so that the measured SIR may agree with a target SIR. A fading detector (54) detects the fading pitch, and a compensator (56) corrects the target SIR based on the fading pitch. A command generator (57) provides and transmits a command for controlling the transmission power of the mobile station so that the measured SIR may agree with the corrected target SIR. A searcher detects the level of the signal arriving via various paths. A level detector (55) calculates the difference in level between the paths. A compensator (57) corrects the target SIR based on the level difference between paths. A command generator (57) provides and transmits a command for controlling the transmission power of the mobile station so that the measured SIR may agree with the corrected target SIR.

WO 01/22756 A1

/統葉有/



---

(57) 要約:

受信信号と干渉信号の比であるSIRを測定し、測定SIRが目標SIRと一致するように移動局の送信電力を制御する送信電力制御装置において、フェージング検出部54はフェージング変化速度を検出し、補正部56はフェージング変化速度に基づいて目標SIRを補正し、送信電力制御コマンド作成部57は、測定SIRが補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する。

又、サーチャはマルチバス及び各バスを介して到来する信号のレベルを検出し、レベル差算出部55はバス間のレベル差を算出し、補正部57はバス間のレベル差に基づいて目標SIRを補正し、送信電力制御コマンド作成部57は、測定SIRが補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する。

## 明細書

## 送信電力制御装置

## 技術分野

本発明はCDMA移動通信システムにおける移動局の送信電力を制御する基地局の送信電力制御装置に係わり、特に、フェージングピッチあるいはパス間のレベル差に基づいて送信電力制御の目標となるSIR(目標SIR)を補正してBER(bit error rate)を所望値にする送信電力制御装置に関する。

## 背景技術

移動通信の変調方式としては、従来アナログ方式が用いられ、現在ではディジタル方式が主に用いられている。一般的に、アナログセルラ方式は第1世代と呼ばれ、PDC(日本標準)やGSM(欧州標準)、IS54(米国 TDMA 標準)、IS95(米国 CDMA 標準)などのディジタルセルラは第2世代と呼ばれている。第2世代までは音声サービスが中心で、アナログ/ディジタル狭帯域変復調方式を駆使して限られた無線帯域を有効利用して通信する。

しかし、次世代では、電話だけでなく、FAX、電子メール等による通信、コンピュータ間通信などが可能であるとしている。このため、次世代では、音声やこれら通信手段による情報に加えて動画、静止画などさまざまな情報(マルチメディア情報)のサービスが可能であり、かつ、移動網であることを意識させないような高品質通信が可能な通信方式が望まれている。DS-CDMA (direct sequence code division multiple access)は、このような次世代無線アクセスの有力候補として注目を集めている。DS-CDMA方式は、スペクトラムを拡散させるべき信号に、それよりはるかに広帯域の信号を直接乗算させて、スペクトラム拡散を実現する方式である。

図24はCDMA受信機の構成図で、各ブランチからの出力を最大比合成し、合成結果によりデータ判定するダイバーシティ構成を有している。各ブランチB1, B2の無線部11は、アンテナ10により受信した高周波信号をベースバンド信号に周波数変換(RF→IF変換)する。直交検波器12はベースバンド信号を直交検波し、同相成分(I成分)データと直交成分(Q成分)データを出力する。直交検波器12において、12aは受信キャリア発生部、12bは受信キャリアの位相

を $\pi/2$ シフトする位相シフト部、12c, 12dは乗算器でありベースバンド信号に受信キャリアを乗算してI成分信号及びQ信号成分を出力するものである。ローパスフィルタ(LPF)13a, 13bは出力信号の帯域を制限し、AD変換器15a, 15bはI成分信号、Q成分信号をそれぞれデジタル信号に変換し、サーチャ16と各フィンガー部17a<sub>1</sub>～17a<sub>4</sub>と受信電力測定部18に入力する。

サーチャ16はマルチパスの影響を受けた直接拡散信号(DS信号)が入力すると、マッチトフィルタ(図示せず)を用いて自己相関演算を行ってマルチパスを検出し、各パスにおける逆拡散開始のタイミングデータ及び遅延時間調整データをフィンガー部17a<sub>1</sub>～17a<sub>4</sub>に入力する。各フィンガー部17a<sub>1</sub>～17a<sub>4</sub>の逆拡散／遅延時間調整部21は、所定のパスを介して到来する直接波あるいは遅延波に拡散符号と同じ符号を用いて逆拡散処理を施してダンプ積分し、しかる後、パスに応じた遅延処理を施し、パイロット信号(参照信号)と情報信号の2種類の信号を出力する。位相補償部(チャネル推定部)22はパイロット信号のI成分、Q成分をそれぞれ所定スロット数分電圧平均して、チャネル推定信号I<sub>t</sub>、Q<sub>t</sub>を出力する。同期検波部23は受信信号に含まれるパイロット信号と既知のパイロット信号間の位相差θに基づいて、逆拡散された情報信号I'、Q'の位相を元に戻す。すなわち、チャネル推定信号I<sub>t</sub>、Q<sub>t</sub>は位相差θのcos成分、sin成分であるから、同期検波部23はチャネル推定信号(I<sub>t</sub>、Q<sub>t</sub>)を用いて次式

$$\begin{pmatrix} I \\ Q \end{pmatrix} = \begin{pmatrix} I_t & Q_t \\ -Q_t & I_t \end{pmatrix} \begin{pmatrix} I' \\ Q' \end{pmatrix} \quad (1)$$

により受信情報信号(I', Q')に位相回転処理を施して受信情報信号(I, Q)の復調(同期検波)を行う。

RAKE合成部17bは各フィンガー部17a<sub>1</sub>～17a<sub>4</sub>から出力する信号を合成し、乗算部17dはRAKE合成出力に受信電力に応じた重みを乗算して出力する。最大比合成部19は受信電力の大きさに応じた割合で各ブランチ出力を合成し、判定部20は最大比合成出力に基づいてデータ判定を行う。

ところで、DS-CDMAでは、全ユーザー(全チャネル)が基地局との間で同じ周波数帯域を使用している。このため、移動機(移動局)が基地局に対して送信

する場合、近くにいる移動局と遠くにいる移動局が同じパワーで送信すると、近くにいる移動局の送信パワーが必要以上に大きくなり、他の移動局の干渉になるという遠近問題が発生する。このため、移動局送信／基地局受信の上り回線において、基地局での受信パワーが一定となるように各移動局の送信電力を制御する送信電力制御が従来より行われている。

図25は、上り回線閉ループ送信電力制御の説明図である。移動局1において、拡散変調部1aは基地局から指定された所定チャネルに応じた拡散コードを用いて送信データを拡散変調し、電力増幅器1bは、拡散変調後に直交変調、周波数変換などの処理を施されて入力した信号を増幅してアンテナより基地局2に向けて送信する。基地局2の受信部の詳細は図24に示す構成を備えており、各パスに応じたフィンガー部の逆拡散部2aは割り当てられたパスを介して到来する遅延信号に逆拡散処理を施し、RAKE復調部2bは各フィンガーから出力する信号を合成し、合成信号を各ブランチの受信電力に応じた重みで最大比合成し、最大比合成信号に基づいて受信データの"1"、"0"を判定する。

SIR測定部2cは、受信信号(Signal)と熱雑音を含む干渉信号(Interference)との電力比(SIR:Signal Interference Ratio)を測定する。図26(a)はSIR測定装置2cの一例であり、信号点位置変更部2c<sub>1</sub>は、図26(b)に示すようにI-jQ複素平面における参照信号(パイロット)の位置ベクトルR(I成分はR<sub>I</sub>、Q成分はR<sub>Q</sub>)を第1象限に縮退する。具体的には、信号点位置変更部2c<sub>1</sub>は参照信号の位置ベクトルRのI成分(同相成分)R<sub>I</sub>及びQ成分(直交成分)R<sub>Q</sub>の絶対値をとて該位置ベクトルをI-jQ複素平面の第1象限信号に変換する。平均値演算部2c<sub>2</sub>は1スロットに含まれるMシンボル分の参照信号の平均値mを演算し、希望波電力演算部2c<sub>3</sub>は平均値mのI、Q軸成分を二乗して加算することによりm<sup>2</sup>(希望信号の電力S)を演算し、受信電力算出部2c<sub>4</sub>は参照信号の位置ベクトルRのI成分R<sub>I</sub>、Q成分R<sub>Q</sub>を二乗して加算することにより、すなわち次式

$$P = R_I^2 + R_Q^2 \quad (2)$$

を演算することにより、受信電力Pを計算する。平均値演算部2c<sub>5</sub>は受信電力の平均値を演算し、減算器2c<sub>6</sub>は受信電力の平均値からm<sup>2</sup>(希望波電力S)を

-4-

減算して干渉波電力  $I$  を出力し、SIR演算部 2 c, は希望波電力  $S$  と干渉波電力  $I$  より次式

$$SIR = S/I \quad (3)$$

によりSIRを演算する。

図25に戻って、比較部 2 d は目標SIRと測定SIRを比較し、測定SIRが目標SIR より大きければTPC(Transmission Power Control)ビットで送信電力を下げるコマンドを作成し、測定SIRが小さければTPCビットで送信電力を上げるコマンドを作成する。目標SIRは、BERが例えば $10^{-3}$ (1000回に1回の割合でエラー発生)を得るために必要なSIR値であり、目標SIR設定部 2 e より比較部 2 d に入力される。拡散変調部 2 f は送信データ及びTPCビットを拡散変調する。拡散変調後、基地局 2 はDA変換、直交変調、周波数変換、電力增幅などの処理を施してアンテナより移動局 1 へ向けて送信する。移動局 1 の逆拡散部 1 c は、基地局 2 から受信した信号に逆拡散処理を施し、RAKE復調部 1 d は受信データ、TPCビットを復調し、該TPCビットで指示されたコマンドに従って電力増幅器 1 b の送信電力を制御する。

移動局 1 及び基地局 2 は以上の送信電力制御を1スロット毎に行う。図27(a) は移動局 1 から基地局 2 への上り信号のフレーム/スロット構成説明図であり、1フレーム(10 msec) は、16個の $625 \mu sec$ のスロット  $S_0 \sim S_{15}$  で構成され、各スロットは10シンボルで構成されている。I成分用フレームを構成する各スロットは10シンボルの情報を送信し、Q成分用フレームを構成する各スロットは6シンボルの参照信号(パイロット)、その他の信号を送る。SIR測定部 2 c は1スロット毎にQ成分用フレームの各スロットに含まれる6シンボルの参照信号を用いてSIRを測定し、比較部 2 d は測定SIRと目標SIRの大小に応じて前述のようにTPCビットで送信電力制御コマンドを作成する。基地局 2 はこの送信電力制御コマンドを、図27(b) に示すように $625 \mu s$ 毎に移動局 1 に送信し、移動局 1 はこのコマンドに従って送信電力を制御する。以上のように、制御周期は  $T_s = 0.625 ms$  であるため高速に移動する場合においても瞬時変動に追従できる。

さて、音声の送受信を考えた時、 $BER = 10^{-3}$ 程度になるように目標SIRを設定して送信電力を制御することが適当である。この場合、移動局 1 の移動速度が一定

であれば目標SIRが固定であっても送信電力制御によりBER=10<sup>-3</sup>を実現できる。

しかし、移動局の移動速度が変化してフェージング変化速度が大きくなると（フェージングピッチ(Hz)が大きくなると）、TPCビットによる送信電力制御がフェージングの変化に追いつかなくなり、又、チャネル推定を誤り、BER=10<sup>-3</sup>を保てなくなる問題が生じる。

又、マルチパスを構成する各パスの受信信号のレベル差によってもRAKEゲインが異なり、従来の送信電力制御ではパス数やパスのレベル差によりBER=10<sup>-3</sup>を保てなくなる問題が生じる。RAKEゲインが変化する理由は、フェージングによりあるパスのレベルが落ち込んだ時、他のパスのレベルが大きくなつて落ち込みを補うが、かかる効果はパスの数やパス間のレベル差に依存するからである。

以上から、本発明の目的は、フェージング変化速度(フェージングピッチ)が大きくなつたとき目標SIRを大きくして所望のBERを維持できるようにすることである。

本発明の別の目的は、マルチパスを構成する各パスを介して到来する信号のレベル差に基づいて目標SIRを制御して所望のBERを維持できるようにすることである。

本発明の別の目的は、フェージング変化速度と各パスを介して到来する信号のレベル差の組み合わせに基づいて目標SIRを制御して所望のBERを維持できることである。

本発明の目的は、フェージング変化速度と各パスを介して到来する信号のレベル差の組み合わせに基づいて定まる目標SIRの補正值を、測定BERと目標BERの大小に応じて補正して所望のBERを維持できることである。

本発明の目的は、フェージング変化速度と各パスを介して到来する信号のレベル差の組み合わせに基づいて定まる目標SIRの補正值を、測定FER (frame error rate)と目標FERの大小に応じて補正して所望のBERを維持できることである。

#### 発明の開示

本発明の送信電力制御装置は、受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する。かかる送信

電力制御装置において、フェージング検出部はフェージング変化速度を検出し、補正部はフェージング変化速度に基づいて目標SIRを補正し、送信電力制御コマンド作成部は、測定SIRが補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する。以上のようにすれば、フェージング変化速度が大きくなつたとき目標SIRを大きくして所望のBERを維持することができる。

本発明の送信電力制御装置は、受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する。かかる送信電力制御装置において、サーチャは相関演算によりマルチパス及び各パスを介して到来する信号のレベルを検出し、レベル差算出部はパス間のレベル差を算出し、補正部はパス間のレベル差に基づいて目標SIRを補正し、送信電力制御コマンド作成部は、測定SIRが補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する。以上のようにすれば、マルチパスを構成する各パスを介して到来する信号のレベル差が変化しても所望のBERを維持することができる。

本発明の送信電力制御装置は、受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する。かかる送信電力制御装置において、フェージング検出部はフェージング変化速度を検出し、サーチャは相関演算によりマルチパス及び各パスを介して到来する信号のレベルを検出し、レベル差算出部はパス間のレベル差を算出し、補正部はフェージング変化速度とパス間のレベル差の組み合わせに基づいて目標SIRを補正し、送信電力制御コマンド作成部は、測定SIRが補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する。

以上のようにすれば、フェージング変化速度が大きくなつても、又、マルチパスを構成する各パスを介して到来する信号のレベル差が変化しても所望の BERを維持することができる。この場合、ビットエラーレートBERを測定し、測定BERと目標BERの差に基づいて目標SIRを更に補正し、測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御すれば、より高精度に所望のBERを得ることができる。

又、フレームエラーレートFERを測定し、測定FERと目標FERの差に基づいて目標SIRを更に補正し、測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御すれば、より高精度に所望のBERを得ることができる。

#### 図面の簡単な説明

図1は本発明の送信電力制御の概略説明図である。

図2はパイロットを使用したフェージングピッチ検出回路である。

図3はフェージングピッチ、受信SIR、TPCビットの関係説明図である。

図4はSIRを使用したフェージングピッチ検出回路である。

図5はTPCビットを使用したフェージングピッチ検出回路である。

図6はパイロットを使用して検出したフェージングピッチにより目標SIRを補正する送信電力制御の実施例である。

図7はSIRを使用して検出したフェージングピッチにより目標SIRを補正する送信電力制御の実施例である。

図8はTPCビットを使用して検出したフェージングピッチにより目標SIRを補正する送信電力制御の実施例である。

図9はパスレベル差検出回路である。

図10はパス間レベル差をアドレスに変換するデコード回路のデコード表(その1)である。

図11はパス間レベル差をアドレスに変換するデコード回路のデコード表(その2)である。

図12はパスレベル差により目標SIRを補正する送信電力制御の実施例である。

図13はフェージングピッチとパスレベル差により目標SIRを補正する送信電力制御の第1実施例である。

図14はフェージングピッチとパスレベル差により目標SIRを補正する送信電力制御の第2実施例である。

図15はフェージングピッチとパスレベル差により目標SIRを補正する送信電力制御の第3実施例である。

図16はフェージングピッチ、パスレベル差、BER推定値に基づいて目標SIRを

補正する送信電力制御の実施例である。

図17はBER推定回路の構成図である。

図18はフェージングピッチ、パスレベル差、BER推定値に基づいて目標SIRを補正する送信電力制御の第1変形例である。

図19はフェージングピッチ、パスレベル差、BER推定値に基づいて目標SIRを補正する送信電力制御の第2変形例である。

図20はフェージングピッチ、パスレベル差、FER推定値に基づいて目標SIRを補正する送信電力制御の実施例である。

図21はFER推定回路の構成図である。

図22はフェージングピッチ、パスレベル差、FER推定値に基づいて目標SIRを補正する送信電力制御の第1変形例である。

図23はフェージングピッチ、パスレベル差、FER推定値に基づいて目標SIRを補正する送信電力制御の第2変形例である。

図24は複数ブランチ構成のCDMA受信機の構成図である。

図25は上り回線閉ループ送信電力制御の従来の構成図である。

図26はSIR検出装置の構成及び動作説明図である。

図27はフレーム/スロット構成図である。

#### 発明を実施するための最良の形態

##### (A) 本発明の概略

図1は本発明の送信電力制御装置の概略説明図である。

##### (a) フェージングピッチによる目標SIRの制御

CDMA受信部51は移動局(図示せず)から送信された信号を受信し、SIR測定部52は1スロット毎に受信信号に含まれるパイロット信号を使用して基地局における受信SIRを測定する。1スロットは、WCDMAの規格では $625\mu s$ であり、10シンボルで構成され、1スロットに6個のパイロットシンボルが含まれている。従って、SIR測定部52は $625\mu s$ 毎に1スロットに含まれる6個のパイロットシンボルを用いて受信SIRを推定する。目標SIR設定部53は所定のBER、例えば $10^{-3}$ を得るために必要な目標SIR( $=S_T$ )を設定する。

フェージングピッチ検出部54は一定時間に発生するフェージングサイクル数

(=フェージングピッチ( $H_2$ ))を検出する。フェージングの振幅が一定であれば、フェージングピッチが大きくなる程、フェージング変化速度（単位時間当りのフェージング変化量）も大きくなる。目標SIR補正部56は、フェージングピッチが大きくなると、目標SIRが大きくなるように補正し、比較/送信制御部57は補正された目標SIR( $=S_{T'}$ )と測定SIR( $=S$ )を比較し、受信SIRの方が高ければ、送信パワー制御ビット(TPCビット)を用いて送信電力を1dB下げるコマンドを作成してCDMA送信部58に入力し、逆に受信SIRの方が低ければ、送信パワー制御ビット(TPCビット)を用いて送信電力を1dB上げるコマンドを作成してCDMA送信部58に入力する。

CDMA送信部58はTPCビットを送信データに挿入して移動局に送信し、移動局は基地局から送られてくるTPCビットを再生し、コマンドに従って送信電力を±1dB制御する。以上の制御により受信SIRを一定に保つことができる。

ここで、送信電力制御がフェージングに追従する最大フェージングピッチを計算すると20Hzになる。すなわち、一般的にフェージングにより30~40dB程度レベルが変動する。ここで、±40dB変動すると仮定するとTPCコマンドは1秒間に $1/625\mu s = 1600$ 回発生し、1回につき1dB制御するから、 $1600/80 = 20$ Hzのフェージングに追従することが可能である。フェージングピッチはフェージング波におけるノッチの周期である。

#### （b）パス間のレベル差による目標SIRの制御

受信SIRは全パスのトータルパワーを測定して計算するため、フェージングがなければパス数やパス間のレベル差により特性は変化しない。このためフェージングがなければ目標SIRを可変する必要がなく、フェージング時のみパスの数、レベル差により目標SIRを制御する必要がある。なぜならば、フェージングによりあるパスのレベルが落ち込んだ時、他のパスのレベルが大きくなつて落ち込みを補うが、かかる効果はパスの数やパス間のレベル差に依存し、この結果、パスの数やパス間のレベル差に応じてRAKEゲインが変化するからである。すなわち、パスの数が多く、かつ、パスのレベル差が少ない程、RAKEゲインが大きくなり、同じ受信SIRであってもBERが良くなり、目標SIRを下げることが可能になるが、逆に、パスの数が少なく、かつ、パスのレベル差が大きい程、RAKEゲインが小さ

くなり、同じ受信SIRであってもBERが悪くなり、目標SIRを上げる必要がある。

パスレベル差検出部55は、マルチパスを構成する各パス間の受信レベル差を検出し、目標SIR補正部56は各パス間の受信レベル差に基づいて目標SIRを補正し、比較/送信制御部57は補正された目標SIR( $=S_{T'}$ )と測定SIR( $=S$ )を比較し、受信SIRの方が高ければ、送信パワー制御ビット(TPCビット)を用いて送信電力を1dB下げるコマンドを作成してCDMA送信部58に入力し、逆に、受信SIRの方が低ければ、送信パワー制御ビット(TPCビット)を用いて送信電力を1dB上げるコマンドを作成してCDMA送信部58に入力する。

CDMA送信部58はTPCビットを送信データに挿入して移動局に送信し、移動局は基地局から送られてくるTPCビットを再生し、コマンドに従って送信電力を $\pm 1$ dB制御する。以上の制御により受信SIRを一定に保つことができる。

(c) フェージングピッチとパス間のレベル差による目標SIRの制御

目標SIR補正部56は、フェージングピッチとパス間レベル差の両方にに基づいて目標SIRを補正し、比較/送信制御部57は補正された目標SIR( $=S_{T'}$ )と測定SIR( $=S$ )を比較し、その大小に基づいて送信パワー制御ビット(TPCビット)を用いて送信電力を $\pm 1$ dB制御するコマンドを作成してCDMA送信部58に入力し、CDMA送信部58はTPCビットを送信データに挿入して移動局に送信し、移動局は基地局から送られてくるTPCビットを再生し、コマンドに従って送信電力を $\pm 1$ dB制御する。以上の制御により受信SIRを一定に保つことができる。この場合、BER測定部(図示せず)を設け、ビットエラーレートBERを測定し、測定BERと目標BERの差に基づいて補正部56から出力する目標SIRを更に補正し、測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御する。又、フレームエラーレートFERを測定するFER測定部(図示せず)を設け、フレームエラーレートFERを測定し、測定FERと目標FERの差に基づいて補正部56から出力する目標SIRを更に補正し、測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御する。

(B) フェージングピッチ検出回路

(a) パイロット信号を用いたフェージングピッチ検出回路

図2はパイロット信号を使用したフェージングピッチ検出回路の構成図であり、 $\cos \theta$ は逆拡散部から出力するパイロット信号のI成分、 $\sin \theta$ は逆拡散部から出力するパイロット信号のQ成分である。このフェージングピッチ検出回路は、フェージングによる1スロット期間の位相ずれを $\Delta \theta (= \theta_2 - \theta_1)$ とし、その正弦値をフェージングピッチとして出力する。基地局は、AFC(automatic frequency control)を行っているため送受信において周波数ずれはない。このため、 $\Delta \theta$ はフェージングによる位相ずれである。 $\cos \theta, \sin \theta$ を1スロット期間平均し(6シンボル/スロット)、 $\sin \Delta \theta$ を次式

$$\sin \Delta \theta = \sin(\theta_2 - \theta_1) = \sin \theta_2 \cos \theta_1 - \cos \theta_2 \sin \theta_1 \quad (4)$$

により算出する。これを数スロット間移動平均したのち、全フィンガー/全ブランチの移動平均を合計してその平均をフェージングピッチに応じた $\sin \Delta \theta_{\text{RAKE}}$ として出力する。

すなわち、加算回路54a-1は、遅延回路54a-2で1シンボル期間遅延した前回までの加算結果 $\Sigma \cos \theta$ と今回の $\cos \theta$ を加算し、平均算出部54a-3は1スロット期間の合計値 $\Sigma \cos \theta$ を1/6することにより1スロット期間の $\cos \theta$ の平均値を求め、今回のスロットにおける $\cos \theta_1$ を出力し、遅延回路54a-4は $\cos \theta_1$ を1スロット期間遅延して1スロット前の $\cos \theta_2$ を出力する。

加算回路54a-5は、遅延回路54a-6で1シンボル期間遅延した前回までの加算結果 $\Sigma \sin \theta$ と今回の $\sin \theta$ を加算し、平均算出部54a-7は1スロット期間の合計値 $\Sigma \sin \theta$ を1/6することにより1スロット期間の $\sin \theta$ の平均値を求め、今回のスロットにおける $\sin \theta_1$ を出力し、遅延回路54a-8は $\sin \theta_1$ を1スロット期間遅延して1スロット前の $\sin \theta_2$ を出力する。

乗算部54a-9、54a-10及び加算回路54a-11は(4)式の演算を行って $\sin \Delta \theta$ を演算し、移動平均演算部54a-12は $\sin \Delta \theta$ を数スロット期間移動平均し、加算回路54a-13は4フィンガー/2ブランチ(総計8個のフィンガーパート)から出力する8個の移動平均を合計し、平均演算部54a-14は加算結果を8で割算して $\sin \Delta \theta_{\text{RAKE}}$ を計算し、フェージングピッチとして出力する。

#### (b) 受信SIRを用いたフェージングピッチ検出回路

図3はフェージングピッチ、受信SIR、TPCビット周期の関係を示す説明図である

-12-

り、図3の(1)～(3)において、送信電力制御(TPC)しない場合の受信SIR、送信電力制御(TPC)する場合の受信SIR、TPCビット(コマンド)による1dB単位の送信電力制御方向が示されている。送信電力制御は1スロット毎に行われ、上矢印は1dB up、下矢印は1dB downを意味する。

図3の(1)は、送信電力制御(TPC)していない時の受信SIRの1スロット期間の変動が1dBより大きい場合であり、図3の(2)は、送信電力制御していない時の受信SIRの1スロット期間の変動が1dBに等しい場合、図3の(3)は、送信電力制御していない時の受信SIRの1スロット期間の変動が1dBより小さい場合である。フェージングが大きくなれば、受信SIRは小さくなり、フェージングが小さくなれば受信SIRは大きくなる。従って、TPC制御していないときの受信SIRの変化はRFで受けたフェージングの逆特性になっている。

図3の(1)では、フェージング変化が速すぎてスロット毎の送信電力制御が追いつかない。このため、送信電力制御している時の受信SIRは送信電力制御していない時に比べ振幅の変動は多少小さくなっているが、変動は無くなっていない。図3の(2)では、送信電力制御していない時の受信SIRの変動が1dB/スロットの場合であり、TPCビットによる送信電力制御速度と同じである。従って、TPCビットが連続して同じ方向に制御した時、送信電力制御により受信SIRがほぼ一定となる。図3の(3)では、(2)の場合に比べフェージング変化速度が遅く、1dB/スロットより小さい。このため、TPCビットによる制御が過剰となる。送信電力制御をしない時の受信SIRが増加していく過程では1dB downの制御回数は1dB upの制御回数に比べ多くなり、逆に、送信電力制御をしない時の受信SIRが減少していく過程では1dB upの制御回数が1dB downの制御回数より多くなる。なお、図3の(3)は送信電力制御ありの受信SIRの変動を見やすくするために縦軸を拡大して示している。

以上より、受信SIRの変化及びTPCビットによる送信電力方向の変動は、それぞれフェージングピッチに依存する。このため、これらをフェージングピッチ検出に利用することができる。

図4は受信SIRの変化に基づいてフェージングピッチを検出するフェージングピッチ検出回路の構成図であり、受信SIRの平均値を求め、受信SIRが該平均値を

-13-

所定時間内に横切る回数を検出してフェージングピッチとするものである。SIR測定部52は受信信号のSIRを推定し、積分/平均回路54b-1はSIR測定結果を積分すると共にその平均値を算出し、加算回路54b-2, 54b-3は、マージン発生部54b-4から出力するマージン $\Delta M$ を平均値に加減算して比較回路54b-5, 54b-6に入力する。比較回路54b-5, 54b-6は受信SIRと(平均SIR± $\Delta M$ )の大小を比較し、大きければハイレベル、小さければローレベルの比較結果をタイマー54b-7に入力する。

タイマー54b-7は、2つの比較器54b-5, 54b-6が所定時間内にどちらか一方が“1”に変化すれば、測定SIRが平均値と交差したものとみなし、カウントパルスをカウンター54b-8に出力する。カウンター54b-8はパルスをカウントすることで、一定時間内のレベル交差回数をカウントし、カウント値がフェージングピッチになる。タイマー54b-9は一定時間毎にカウンタの計数値をリセットする。

図4のフェージングピッチ検出回路では、平均SIRにマージン $\Delta M$ を加減算し、(平均SIR± $\Delta M$ )の両レベル以上あるいは両レベル以下になったとき、平均レベルと交差すると判定するから、カウンタ54b-8は平均値付近で測定SIRが変動してもカウントしないため正しい交差回数をカウントして、正確にフェージングピッチを検出できる。

#### (c) TPCビットを用いたフェージングピッチ検出回路

図5はTPCビットを用いたフェージングピッチ検出回路の構成図である。アップ/ダウンカウンタ54c-1は1dB-up方向のTPCビットをカウントアップし、1dB-down方向のTPCビットをカウントダウンする。積分/平均回路54c-2はスロット毎にアップ/ダウンカウンタ54c-1の計数値を積分すると共に、複数スロット期間におけるカウンタ54c-1の平均値を算出して出力する。加算回路54c-3, 54c-4は、マージン発生部54c-5から出力するマージン $\Delta M$ を平均値に加減算して比較回路54c-6, 54c-7に入力する。比較回路54c-6, 54c-7は、アップ/ダウンカウンタ54c-1の計数値と(平均SIR± $\Delta M$ )の大小を比較し、大きければハイレベル、小さければローレベルの比較結果をタイマー54c-8に入力する。

タイマー54c-8は、2つの比較器54c-6, 54c-7が所定時間内にどちらか一方が“1”に変化すればアップ/ダウンカウンタ54c-1の計数値が平均値と交差したものとみなし、カウントパルスをカウンター54c-9に出力する。カウンター54c-9はパル

スをカウントすることで、一定時間内に平均レベルを交差する回数をカウントする。この一定時間におけるカウント値がフェージングピッチになる。タイマー54b-9は一定時間毎にカウンタ54c-9の計数値をリセットする。

図5のフェージングピッチ検出回路では、平均カウント値にマージン $\Delta M$ を加減算し、(平均カウント値 $\pm \Delta M$ )の両レベル以上あるいは両レベル以下になったとき、平均レベルと交差すると判定するから、カウンタ54c-9は平均値付近でアップ/ダウンカウンタ54c-1の計数値が変動してもカウントしないため正しい交差回数をカウントして、正確にフェージングピッチを検出できる。

(C) フェージングピッチにより目標SIRを補正する送信電力制御

(a) 第1実施例

図6はパイロット信号を用いて検出したフェージングピッチにより目標SIRを補正する送信電力制御の第1実施例である。

移動局100において、拡散変調部101は基地局から指定された所定チャネルに応じた拡散コードを用いて送信データを拡散変調し、電力増幅器102は、拡散変調後に直交変調、周波数変換などの処理を施されて入力した信号を増幅してアンテナより基地局200に向けて送信する。

基地局200は移動局からの受信信号に周波数変換(RF→IF変換)、直交検波、AD変換処理などを施し、AD変換出力をマルチパスの各パスに応じたフィンガー部の逆拡散部201に入力する。逆拡散部201は割り当てられたパスを介して到来する遅延信号に逆拡散処理を施し、RAKE復調部202は各フィンガーから出力する信号を合成し、合成信号を各ブランチの受信電力に応じた重みで最大比合成し、最大比合成信号に基づいて受信データの”1”、”0”を判定する。

フェージングピッチ検出回路203は図2に示す構成を備え、パイロット信号( $I = \cos \theta$ 、 $Q = \sin \theta$ )を用いて1スロット毎にフェージングピッチ $\sin \Delta \theta_{RAKE}$ を検出する。ROM204には予め $\sin \Delta \theta_{RAKE}$ と目標SIRの補正データ $\Delta S$ の対応が書き込まれている。すなわち、運用開始前にフェージングを変化させ、フェージングピッチ $\sin \Delta \theta_{RAKE}$ に対して所望BERが得られる目標SIRの補正データ $\Delta S$ を求め、同様にして多数の $\sin \Delta \theta_{RAKE}$ と補正データ $\Delta S$ の対応を求め、ROM204に焼き込んでおく。この結果、ROM204は、フェージングピッチ検出回路203から $\sin$

$n\Delta\theta_{RAKE}$ が入力すると対応する補正データ $\Delta S$ を読み出して目標SIR補正部207に入力する。

SIR測定部205は、受信信号(Signal)と熱雑音を含む干渉信号(Interference)との電力比(SIR)を測定し、目標SIR設定部206は送信電力制御により所望のBER(例えば $10^{-3}$ )が得られるように目標SIR( $=S_T$ )を設定する。

目標SIR補正部207は、次式

$$S_T + \Delta S \rightarrow S_T \quad (5)$$

によりROM204から出力する補正データ $\Delta S$ を目標SIR( $=S_T$ )に加算して補正する。比較部208は補正された目標SIRと測定SIRを比較し、測定SIRが目標SIRより大きければTPCビットで送信電力を下げるコマンドを作成し、小さければTPCビットで送信電力を上げるコマンドを作成する。拡散変調部209は送信データ及びTPCビットを拡散変調する。しかる後、基地局200は、DA変換、直交変調、周波数変換、電力增幅などの処理を施してアンテナより移動局100へ向けて送信する。

移動局100の逆拡散部103は、基地局200から受信した信号に逆拡散処理を施し、RAKE復調部104は受信データ、TPCビットを復調し、該TPCビットで指示されたコマンドに従って電力增幅器102の送信電力を制御する。

#### (b) 第2実施例

図7はSIRを用いて検出したフェージングピッチにより目標SIRを補正する送信電力制御の第2実施例であり、図6の第1実施例と同一部分には同一符号を付している。異なる点は、

- (1) フェージングピッチを受信SIRを用いて図4に示すフェージングピッチ検出回路211で検出する点、
- (2) 運用開始前にフェージングを変化させ、フェージングピッチ検出回路211でフェージングピッチを測定し、該フェージングピッチに対して所望BERが得られる目標SIRの補正データ $\Delta S$ を求め、同様にして多数のフェージングピッチと補正データの対応を求めてROM204に焼き込んでおく点、  
であり、送信電力制御は第1実施例と同様に行われる。

#### (c) 第3実施例

図8はTPCビットの送信電力制御方向の変化を用いて検出したフェージングピ

ツチにより目標SIRを補正する送信電力制御の第3実施例であり、図6の第1実施例と同一部分には同一符号を付している。異なる点は、

- (1) フェージングピッチをTPCビットの送信電力制御方向の変化に基づいて図5に示すフェージングピッチ検出回路212で検出する点、
- (2) 運用開始前にフェージングを変化させ、フェージングピッチ検出回路212でフェージングピッチを測定し、該フェージングピッチに対して所望BERが得られる目標SIRの補正データ  $\Delta S$  を求め、同様にして多数のフェージングピッチと補正データの対応を求めてROM204に焼き込んでおく点、

であり、送信電力制御は第1実施例と同様に行われる。

(D) パス間のレベル差検出回路

図9はパス検出及びパス間のレベル差検出回路の構成図である。各ブランチに1つのサーチャ61が設けられており、マッチトフィルタ（図示せず）を用いて自己相関演算を行って遅延プロファイルを作成し、遅延プロファイルのピークレベルに基づいてマルチパスを検出し、各パスにおける逆拡散開始のタイミングデータ及び遅延時間調整データをフィンガー部に入力する。又、サーチャ61は、1ブランチが4フィンガーであるとすれば、マルチパスを構成する4つのパスの受信レベルを大きい順にa、b、c、dとして出力する。受信レベルが最大のパスをパス1、受信レベルが次に大きいパスをパス2、以下同様に、パス3、パス4とし、パス1をメインパスという。対数変換部62は、dBで閾値を設けて処理するために、各パスの受信レベルを、真値→log変換する。

レベル差演算部63はメインパス1とパス2のレベル差A ( $a' - b'$ )、レベル差演算部64はパス2とパス3のレベル差B ( $b' - c'$ )、レベル差演算部65はパス3とパス4のレベル差C ( $c' - d'$ )を演算する。ここでメインパスからのレベル差が15dB以上であれば15dBとみなしても特性劣化はほとんどないと考えられる。そこで、受信信号レベルが最大受信レベル  $L_{max}$  から15dB以上小さければレベル差を15dBとみなし、該受信信号レベルを ( $L_{max} - 15$ ) とする。このようにすると、レベルA, B, Cの組み合わせは図10、図11に示すように815種類存在する。但し、図10は組み合わせの最初の43種類を示し、図11は組み合わせの最後の45種類を示している。又、各組み合わせをアドレス0~814で

識別するようにしている。

デコーダ66は、図10～図11のデコード表を内蔵しており、各レベル差演算部63～65から入力するレベルA, B, Cの組み合わせに応じたアドレスを10bitで表現して出力する。これにより、バス間のレベル差を特定することができる。

#### (E) パス間レベル差により目標SIRを補正する送信電力制御

図12はバス間レベル差により目標SIRを補正する送信電力制御の実施例であり、図6の実施例と同一部分には同一符号を付している。図6と異なる点は、フェージングピッチでなくバス間レベル差により送信電力制御する点である。

予め、ROM204に、バス間レベル差A, B, Cの組み合わせと目標SIR補正データ $\Delta S$ の対応を記憶する。すなわち、運用開始前に、バス間レベル差A, B, Cを変化させ、所望のBERを可能にする目標SIRの補正データ $\Delta S$ を求め、各バス間レベル差に応じたアドレスに該補正データ $\Delta S$ を記憶する。

送信電力制御に際して、バスレベル差検出回路221(図9参照)は、各バスの受信レベルを大きい順に並べると共に隣接受信レベル間のレベル差A, B, Cを算出し、該レベル差A, B, Cの組み合わせに応じたアドレスを発生する。ROM204は、バスレベル差検出回路221よりバス間レベル差に応じたアドレスが入力すると、該アドレスより補正データ $\Delta S$ を読み出して目標SIR補正部207に入力する。以後、図6と同様の送信電力制御が行われる。

#### (F) フェージングピッチとバス間レベル差とにより目標SIRを補正する送信電力制御

以上の実施例ではフェージングピッチ、バス間レベル差のそれぞれに基づいて目標SIRを補正して送信電力制御する場合であるが、これら両方を考慮して目標SIRを補正して送信電力制御するように構成することもできる。

図13はフェージングピッチ、バス間レベル差の両方を考慮して目標SIRを補正して送信電力制御する実施例であり、図6及び図12と同一部分には同一符号を付している。

予め、ROM204にバス間レベル差とフェージングピッチの組み合わせに応じた補正データ $\Delta S$ を記憶する。すなわち、所定のフェージングピッチにおいて、

図10～図11のデコード表に従ってパス間レベル差を変化させ、それぞれのパス間レベル差において所望BERを可能にする目標SIRの補正データ $\Delta S$ を求め、各パス間レベル差とフェージングピッチの組み合わせに応じたROMアドレスに該補正データ $\Delta S$ を記憶する。同様に、フェージングピッチ、パス間レベル差を変化させ、パス間レベル差とフェージングピッチの組み合わせに応じた全アドレスに補正データ $\Delta S$ を記憶する。

送信電力制御に際して、フェージングピッチ検出回路203（図2参照）は、パイロット信号を用いてフェージングピッチを検出する。又、パスレベル差検出回路221（図9参照）は各パスの受信レベルを大きい順に並べると共に隣接受信レベル間のレベル差A, B, Cを算出し、該レベル差A, B, Cの組み合わせに応じたアドレスを発生する。これにより、ROM204は、フェージングピッチとパス間レベル差に応じたアドレスが指示する記憶域より補正データ $\Delta S$ を読み出して目標SIR補正部207に入力する。以後、図6と同様の送信電力制御が行われる。

#### ・第1変形例

図13の実施例ではフェージングピッチをパイロット信号を用いて検出しているが、受信SIRを用いて検出するように構成することもできる。図14はかかる変形例の構成図であり、図13の実施例と異なる点は、フェージングピッチ検出回路211（図4参照）を設け、受信SIRに基づいてフェージングピッチを検出する点であり、送信電力制御は図16の実施例と同じである。

#### ・第2変形例

図13の実施例ではフェージングピッチをパイロット信号を用いて検出しているが、TPCビットの電力制御方向の変化を用いて検出するように構成することもできる。図15はかかる変形例の構成図であり、図13の実施例と異なる点は、フェージングピッチ検出回路212（図5参照）を設け、TPCビットの送信電力制御方向の変化に基づいてフェージングピッチを検出する点であり、送信電力制御は図16の実施例と同じである。

#### (G) 測定BERと設定BERの差により目標SIRを補正する送信電力制御

図16はフェージングピッチ、パス間レベル差及び測定BERと目標BERの差に基

づいて目標SIRを補正する実施例であり、図13と同一部分には同一符号を付している。異なる点は、

- (1) 補正データをROMでなく書き替え可能な記憶装置204'に記憶する点、
- (2) 誤り訂正後のBERが所望値、例えば $10^{-3}$ となるような誤り訂正前のBERを設定部231で設定している点、
- (3) BER推定回路232において実際の誤り訂正前のBERを測定している点、
- (4) 比較部233において設定BERと推定BERの差に基づいて記憶装置204'に記憶されている補正データの値を更新すると共に、更新データを補正部207に入力している点、

である。

予め、記憶装置204'に図13と同じ方法で補正データを初期設定する。送信電力制御に際して、フェージングピッチ検出回路203(図2参照)は、パイラット信号を用いてフェージングピッチを検出して記憶装置204'に入力する。又、パスレベル差検出回路221(図9参照)は各パスの受信レベルを大きい順に並べると共に隣接受信レベル間のレベル差A, B, Cを算出し、該レベル差A, B, Cの組み合わせに応じたアドレスを記憶装置204'に入力する。

以上と並行して、BER推定回路232は誤り訂正前のBERを推定して比較部223に入力する。比較部223は設定BERと推定BERの差dを演算して記憶装置204'に入力する。記憶装置204'は、前記フェージングピッチとパス間レベル差に応じたアドレスとの組み合わせが指示する記憶域より補正データ $\Delta S$ を読み出し、該補正データを設定BERと推定BERの差dに基づいて増減し、増減後の補正データで古いデータを更新すると共に、更新後の補正データを目標SIR補正部207に入力する。以後、図6と同様の送信電力制御が行われ、誤り訂正後のBERを $10^{-3}$ に維持する。尚、記憶装置204'は推定BERが設定BERより悪ければ補正データをその値が増大するように更新し、推定BERが設定BERより良ければ補正データをその値が減小するように更新し、更新後のデータを目標SIR補正部207に入力する。

図17は誤り訂正前のBER推定回路の実施例である。RAKE復調部202(図16)においてデータ判定が行われると、BER推定回路232は該判定データ(誤

り訂正前データ) を用いて誤り訂正前のBERを推定する。すなわち、デコーダ71はRAKE復調データ(誤り訂正前のデータ)に誤り訂正処理を施しつつ復号し、エンコーダ72は復号データに誤り検出符号を附加しつつ符号化する。遅延部73はデコード及びエンコード処理に要する時間入力データを遅延し、比較部74は遅延部73から出力する誤り訂正前データとエンコーダ72から出力する符号化データを比較する。デコーダ71のデコード処理により訂正可能な誤りは訂正され、理想的にはエンコーダ72から誤りがない符号化データが出力する。従って、比較部74より誤り訂正前データに含まれる誤りデータが検出され、カウンタ75は所定時間内に発生する誤りデータをカウントし、カウント値を誤り訂正前BERとして出力する。タイマー76は所定時間毎にカウンタ75の計数値をリセットする。

#### ・第1変形例

図16の実施例ではフェージングピッチをパイロット信号を用いて検出しているが、受信SIRを用いて検出するように構成することもできる。図18はかかる変形例の構成図であり、図16の実施例と異なる点は、フェージングピッチ検出回路211(図4参照)を設け、受信SIRに基づいてフェージングピッチ検出する点であり、送信電力制御は図16の実施例と同じである。

#### ・第2変形例

図16の実施例ではフェージングピッチをパイロット信号を用いて検出しているが、TPCビットの電力制御方向の変化を用いて検出するように構成することもできる。図19はかかる変形例の構成図であり、図16の実施例と異なる点は、フェージングピッチ検出回路212(図5参照)を設け、TPCビットの送信電力制御方向の変化に基づいてフェージングピッチ検出する点であり、送信電力制御は図16の実施例と同じである。

#### (H) 測定FERと設定FERの差により目標SIRを補正する送信電力制御

図20はフェージングピッチ、バス間レベル差及び測定FERと目標FERの差に基づいて目標SIRを補正する実施例であり、図13と同一部分には同一符号を付している。異なる点は、

(1) 補正データをROMでなく書き替え可能な記憶装置204'に記憶する点、

(2) 誤り訂正後のBERが所望値、例えば $10^{-3}$ となるような誤り訂正後のFERを設定部241で設定している点、

(3) FER推定回路242において実際の誤り訂正後のFERを測定している点、

(4) 比較部243において設定FERと推定FERの差に基づいて記憶装置204'に記憶されている補正データの値を更新すると共に、更新データを補正部207に出力している点、

である。

予め、記憶装置204'に図13と同じ方法で補正データを初期設定する。送信電力制御に際して、フェージングピッチ検出回路203(図2参照)は、パイロット信号を用いてフェージングピッチを検出して記憶装置204'に入力する。又、パスレベル差検出回路221(図9参照)は各パスの受信レベルを大きい順に並べると共に隣接受信レベル間のレベル差A, B, Cを算出し、該レベル差A, B, Cの組み合わせに応じたアドレスを記憶装置204'に入力する。

以上と並行して、FER推定回路242は誤り訂正後のFERを推定して比較部243に入力する。比較部243は設定FERと推定FERの差dを演算して記憶装置204'に入力する。記憶装置204'は、前記フェージングピッチとパス間レベル差に応じたアドレスとの組み合わせが指示する記憶域より補正データ $\Delta S$ を読み出し、該補正データを設定FERと推定FERの差dに基づいて増減し、増減後の補正データで古いデータを更新すると共に更新後の補正データを目標SIR補正部207に入力する。以後、図6と同様の送信電力制御が行われ、誤り訂正後のBERを $10^{-3}$ に維持する。尚、記憶装置204'は、推定FERが設定FERより悪ければ補正データをその値が増大するように更新し、推定FERが設定FERより良ければ補正データをその値が減少するように更新し、更新後のデータを目標SIR補正部207に入力する。

図21は誤り訂正後のFER推定回路の実施例であり、CRCチェックを使用してFERを求めている。CRCチェックとは、受信側において所定の生成多項式で割り算した場合、余りが0になるように送信側でフレーム毎に冗長bitsを付け加えるものである。従って、受信側で割算した結果、余りが0であればそのフレームは誤りなしであり、余りがあればフレームに誤りがある。FER推定回路は、生成多項式

を例えば $1+X+X^4$ としており、最終的に入力信号がすべてこのFER推定回路に入力した後のシフトレジスタ $D_1 \sim D_4$ の中身が余りである。そこで、すべての余りの論理和が1つでもあればそのフレームに誤りがあったことになる。そして、その値をカウントすることによりFERの推定値を検出できる。

図21のFER推定回路において、 $D_1 \sim D_4$ はシフトレジスタを構成するフリップフロップ、EX01, EX02は排他的論理和回路、 $FF_1 \sim FF_4$ はフレームパルスに同期してシフトレジスタの内容がセットされるフリップフロップ、ORは各フリップフロップ出力の論理和を演算してフレームエラー信号を出力するオアゲート、CNTはオアゲートから出力するハイレベルのフレームエラー信号を計数するカウンタ、TMRは所定時間ごとにカウンタの内容をリセットするタイマーである。

#### ・第1変形例

図20の実施例ではフェージングピッチをパイロット信号を用いて検出しているが、受信SIRを用いて検出するように構成することもできる。図22はかかる変形例の構成図であり、図20の実施例と異なる点は、フェージングピッチ検出回路211（図4参照）を設け、受信SIRに基づいてフェージングピッチを検出する点であり、送信電力制御は図20の実施例と同じである。

#### ・第2変形例

図20の実施例ではフェージングピッチをパイロット信号を用いて検出しているが、TPCビットの電力制御方向の変化を用いて検出するように構成することもできる。図23はかかる変形例の構成図であり、図20の実施例と異なる点は、フェージングピッチ検出回路212（図5参照）を設け、TPCビットの送信電力制御方向の変化に基づいてフェージングピッチを検出する点であり、送信電力制御は図20の実施例と同じである。

#### (G) 発明の効果

以上、本発明によれば、フェージング変化速度が大きくなっても目標SIRを大きくして所望のBERを維持することができる。

又、本発明によれば、マルチパスを構成する各パスを介して到来する信号のレベル差が変化しても目標SIRを変更することにより所望のBERを維持することができる。

又、本発明によれば、フェージング変化速度とマルチパスを構成する各パスを介して到来する信号のレベル差が同時に変化しても所望のBERを維持することができる。

又、本発明によれば、ビットエラーレートBERを測定し、測定BERと目標BERの差に基づいて目標SIRを補正し、測定SIRが該補正された目標SIRと一致するよう に移動局の送信電力を制御するため、高精度に所望のBERを得ることができる。

又、本発明によれば、フレームエラーレートFERを測定し、測定FERと目標FERの差に基づいて目標SIRを補正し、測定SIRが該補正された目標SIRと一致するよう<sup>1</sup>に移動局の送信電力を制御するから、高精度に所望のBERを得ることができる

## 請求の範囲

1. 受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する基地局における送信電力制御装置において、

フェージング変化速度を検出するフェージング検出部、  
フェージング変化速度に基づいて目標SIRを補正する補正部、  
測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御する  
コマンドを作成して送信する手段、  
を備えたことを特徴とする基地局の送信電力制御装置。

2. フェージング変化速度と目標SIRの補正值との対応を記憶するメモリを備え、前記補正部はメモリから読み出されたフェージング変化速度に応じた補正值を用いて目標SIRを補正すること、

を特徴とする請求項1記載の送信電力制御装置。

3. 受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する基地局における送信電力制御装置において、

マルチパス及び各パスを介して到来する信号のレベルを検出するサーチャ、  
パス間のレベル差を算出するレベル差算出部、  
パス間のレベル差に基づいて目標SIRを補正する補正部、  
測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御する  
コマンドを作成して送信する手段、  
を備えたことを特徴とする基地局の送信電力制御装置。

4. 最大レベル $L_{max}$ からのレベル差が設定値 $L_s$ より小さいパスのレベルを $(L_{max} - L_s)$ として丸め、受信レベル順における隣接受信レベル間のレベル差の組み合わせに対応して目標SIRの補正值を記憶するメモリを備え、

前記レベル差算出部は、マルチパスを構成する各パスの受信レベルをレベル順に並べ、隣接受信レベル間のレベル差を算出し、

前記補正部はメモリから読み出されたレベル差の組み合わせに応じた補正值を用いて目標SIRを補正すること、

を特徴とする請求項3記載の送信電力制御装置。

5. 受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する基地局における送信電力制御装置において、

フェージング変化速度を検出するフェージング検出部、

マルチパス及び各パスを介して到来する信号のレベルを検出するサーチャ、

パス間のレベル差を算出するレベル差算出部、

フェージング変化速度とパス間のレベル差の組み合わせに基づいて目標SIRを補正する補正部、

測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する手段、

を備えたことを特徴とする基地局の送信電力制御装置。

6. 受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する基地局における送信電力制御装置において、

フェージング変化速度を検出するフェージング検出部、

マルチパス及び各パスを介して到来する信号のレベルを検出するサーチャ、

パス間のレベル差を算出するレベル差算出部、

ビットエラーレートBERを測定するBER測定部、

フェージング変化速度とパス間のレベル差の組み合わせ並びに測定BERと目標BERの差に基づいて目標SIRを補正する補正部、

測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する手段、

を備えたことを特徴とする基地局の送信電力制御装置。

7. フェージング変化速度とパス間のレベル差の組み合わせに対応させて目標SCRの補正值を記憶するメモリを備え、

前記補正部はメモリから読み出されたフェージング変化速度とパス間のレベル差の組み合わせに応じた補正值を測定BERと目標BERの差に基づいて補正し、該補正值により目標SIRを補正すること、

を特徴とする請求項 6 記載の送信電力制御装置。

8. 受信信号と干渉信号の比であるSIRを測定し、該測定SIRが目標SIRと一致するように移動局の送信電力を制御する基地局における送信電力制御装置において、

フェージング変化速度を検出するフェージング検出部、

マルチパス及び各パスを介して到来する信号のレベルを検出するサーチャ、

パス間のレベル差を算出するレベル差算出部、

フレームエラーレートFERを測定するFER測定部、

フェージング変化速度とパス間のレベル差の組み合わせ並びに測定FERと目標FERの差に基づいて目標SIRを補正する補正部、

測定SIRが該補正された目標SIRと一致するように移動局の送信電力を制御するコマンドを作成して送信する手段、

を備えたことを特徴とする基地局の送信電力制御装置。

9. フェージング変化速度とパス間のレベル差の組み合わせに対応させて目標SCRの補正值を記憶するメモリを備え、

前記補正部はメモリから読み出されたフェージング変化速度とパス間のレベル差の組み合わせに応じた補正值を測定FERと目標FERの差に基づいて補正し、該補正值により目標SIRを補正すること、

を特徴とする請求項 8 記載の送信電力制御装置。

10. 前記フェージング検出部は、移動局から受信した所定時間前のパイロット信号の位相と今回のパイロット信号の位相間の差よりフェージング変化速度を検出することを特徴とする請求項 1 または請求項 5 または請求項 6 または請求項 8 記載の送信電力制御装置。

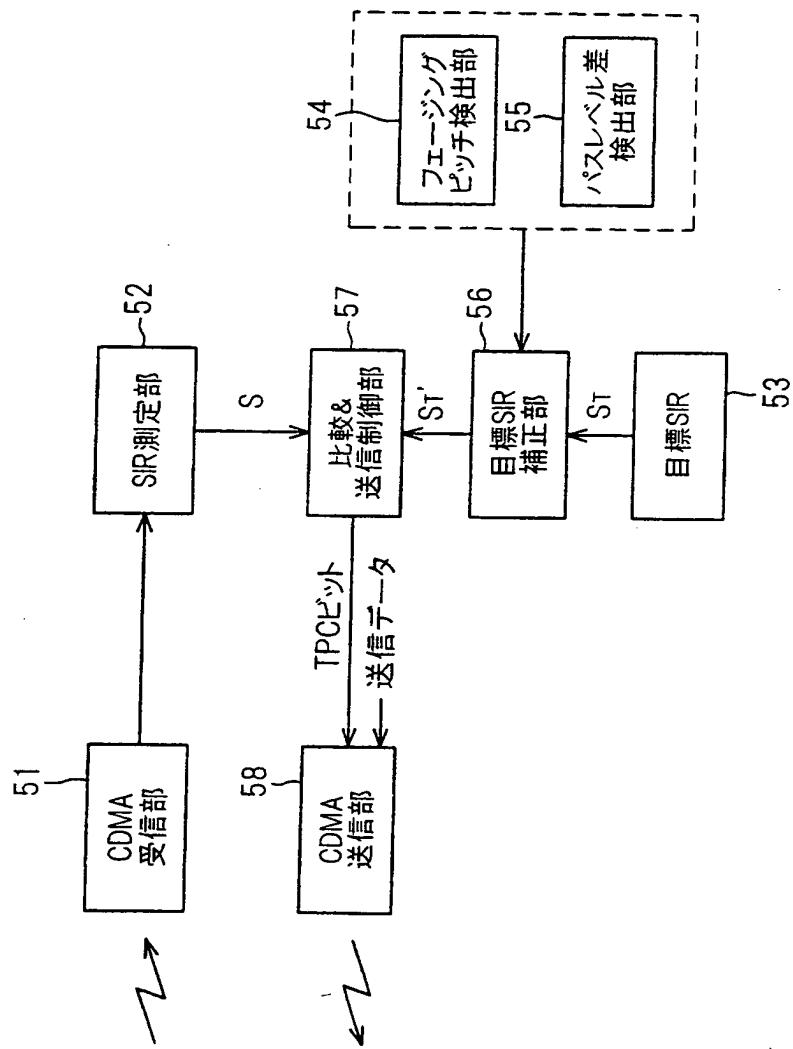
11. 前記フェージング検出部は、測定SIRに基づいてフェージング変化速度を検出すること、

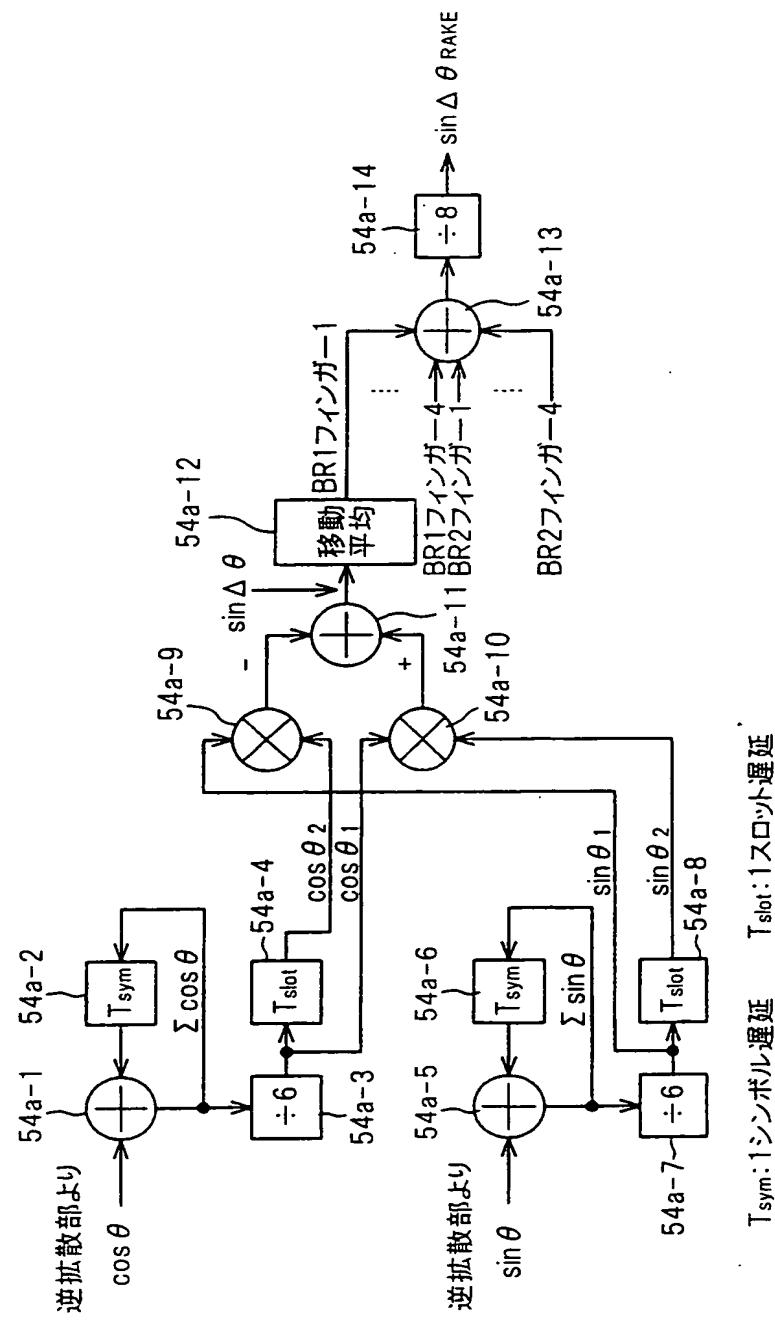
を特徴とする請求項 1 または請求項 5 または請求項 6 または請求項 8 記載の送信電力制御装置。

12. 前記フェージング検出部は、TPCビットによる送信電力制御方向に基づいてフェージング変化速度を検出すること、

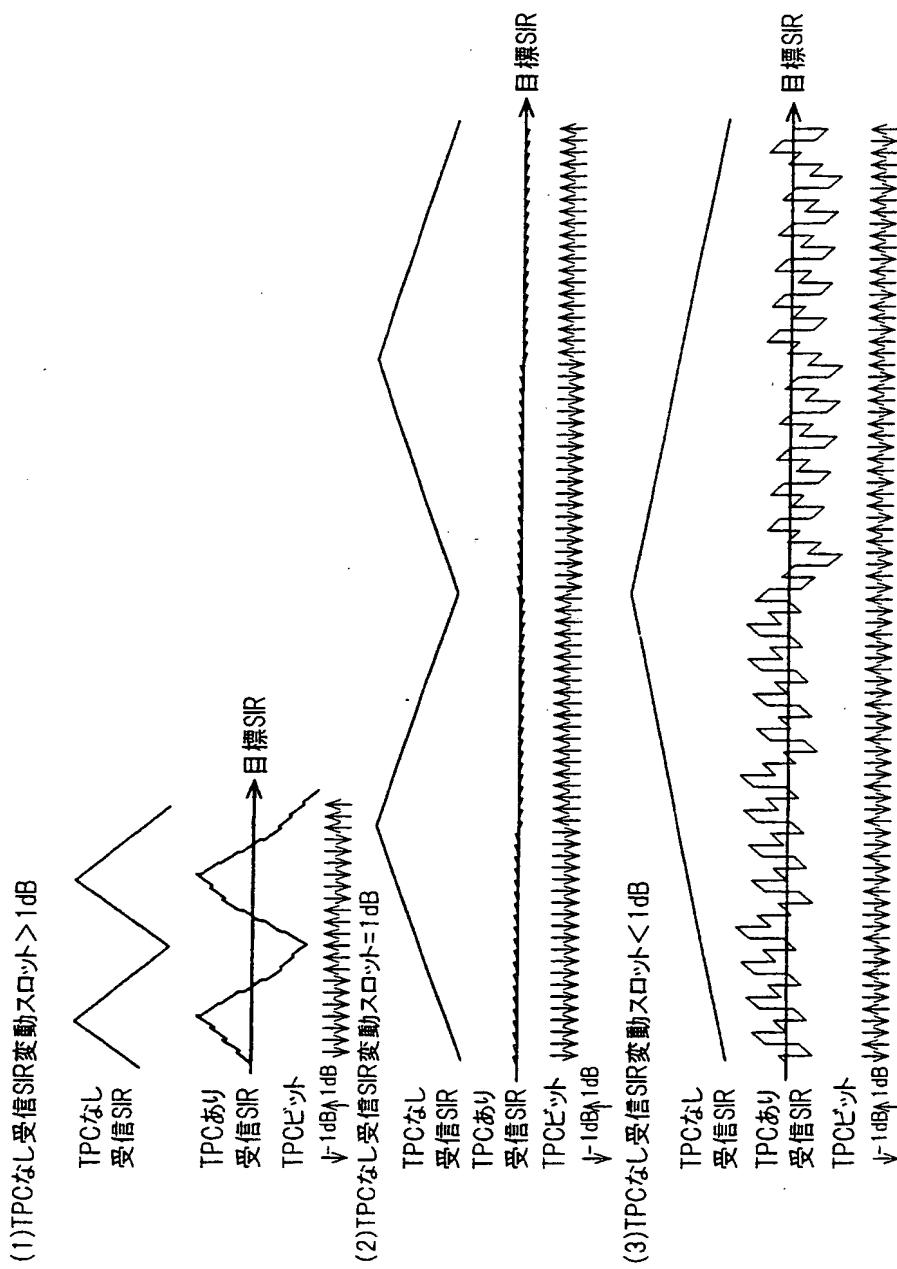
-27-

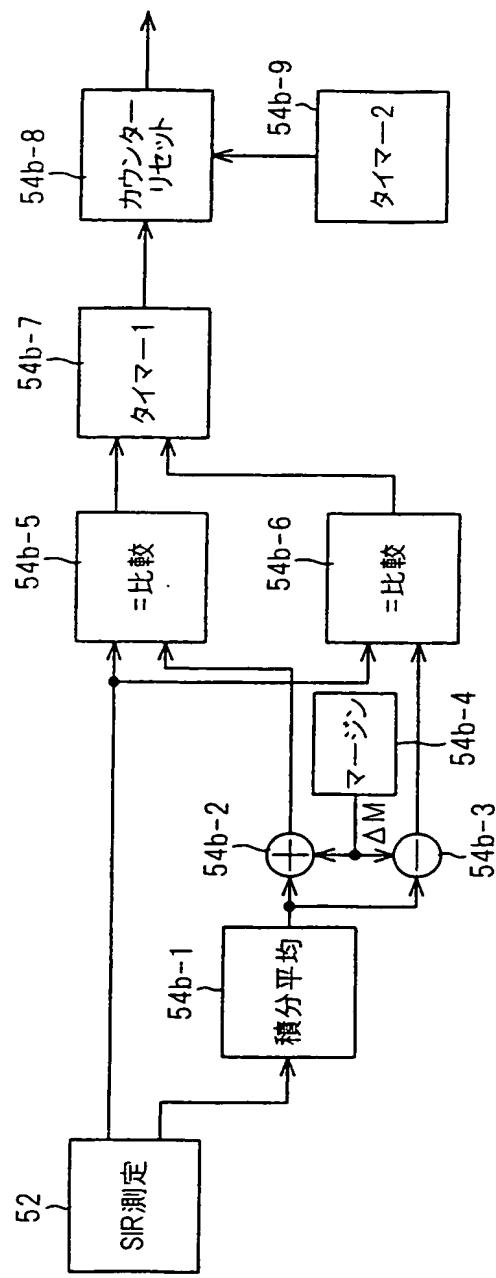
を特徴とする請求項 1 または請求項 5 または請求項 6 または請求項 8 記載の送  
信電力制御装置。

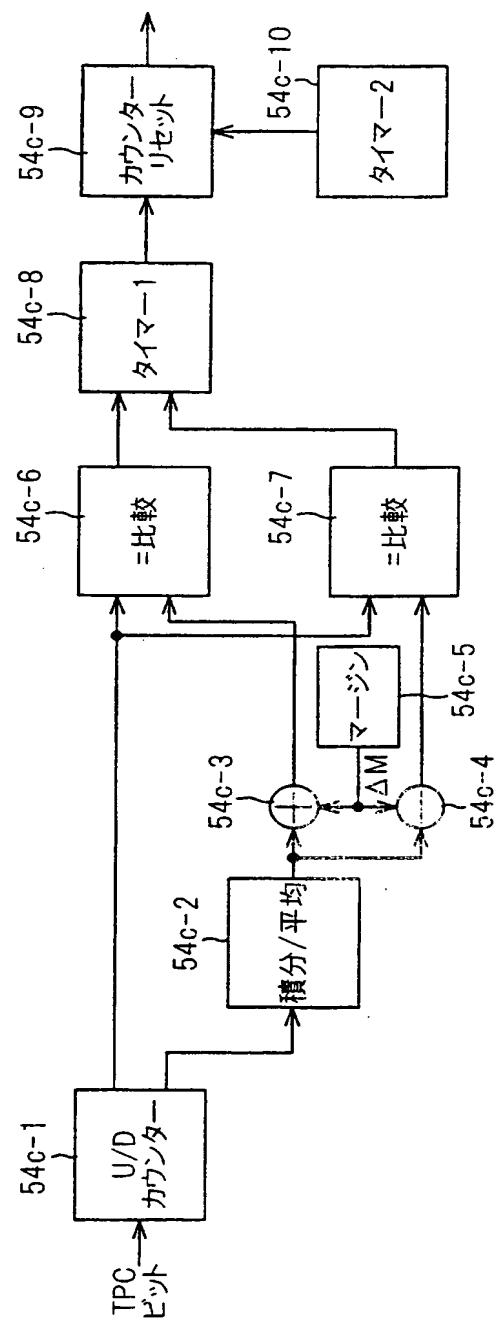
1/27  
図1

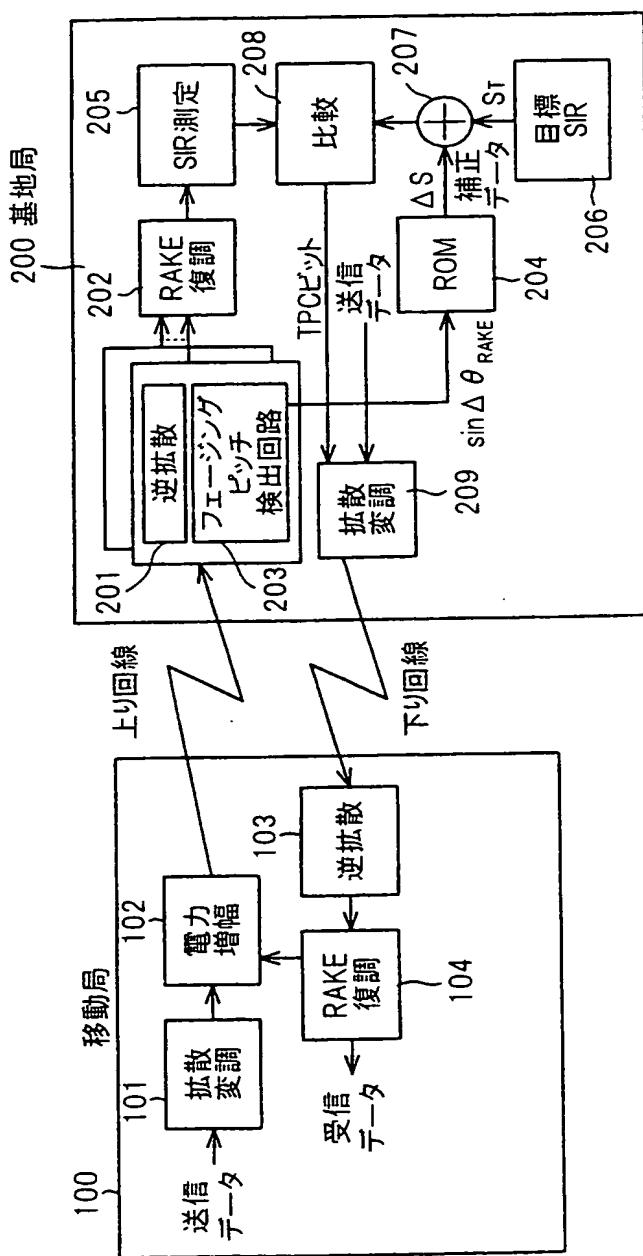
2/27  
第2図

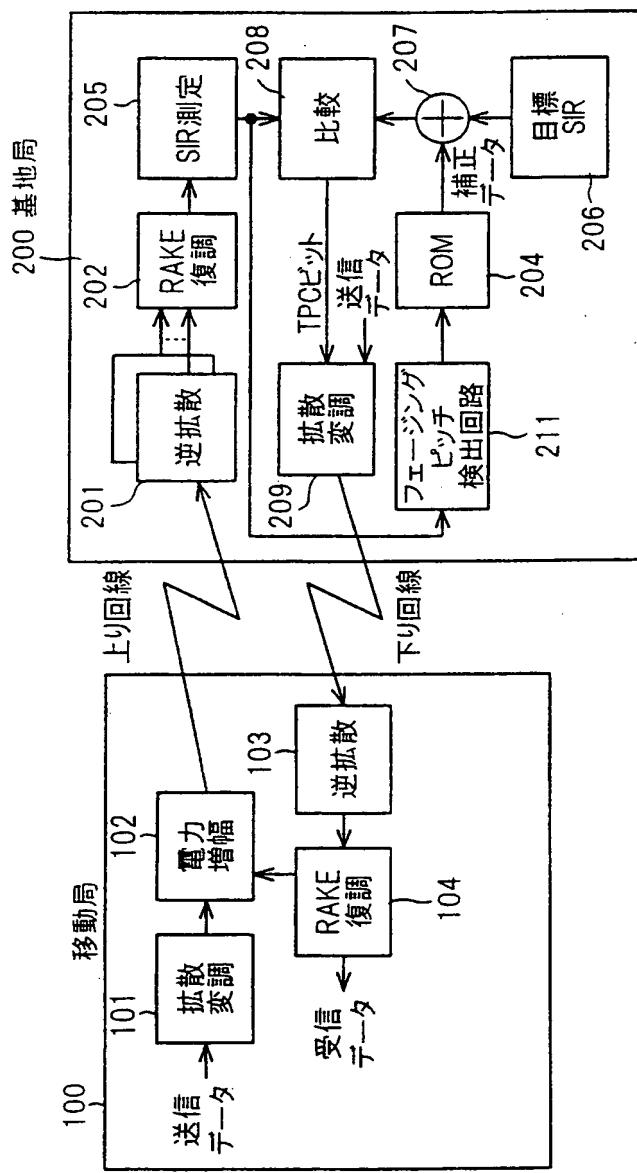
3/27  
第3図

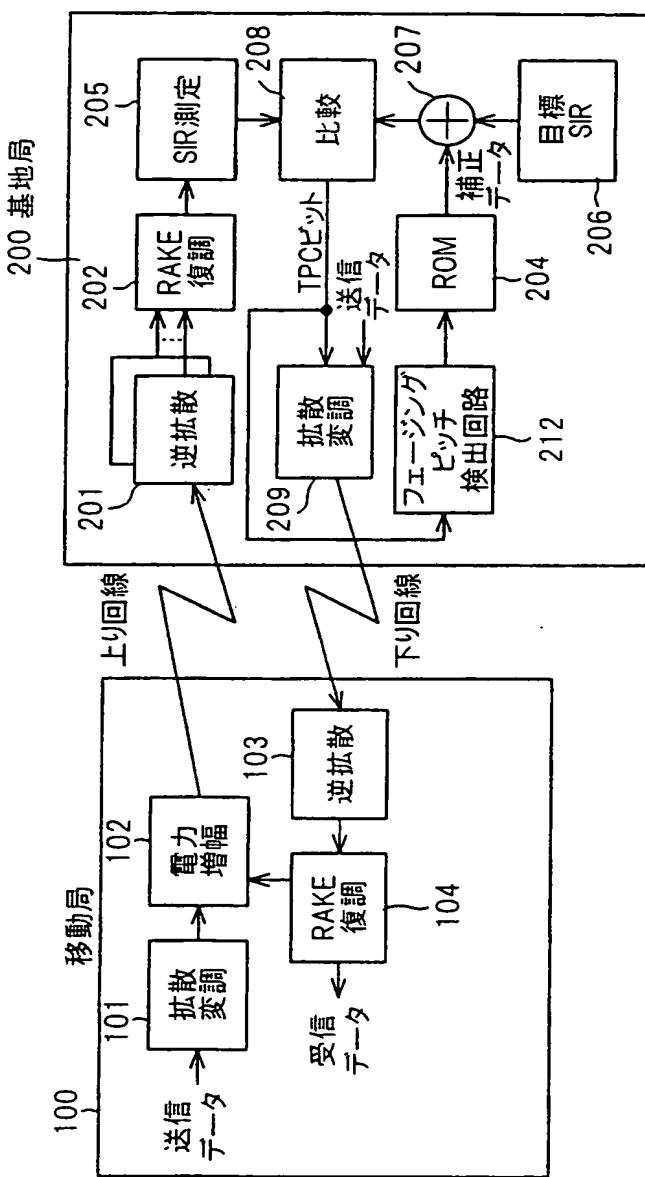


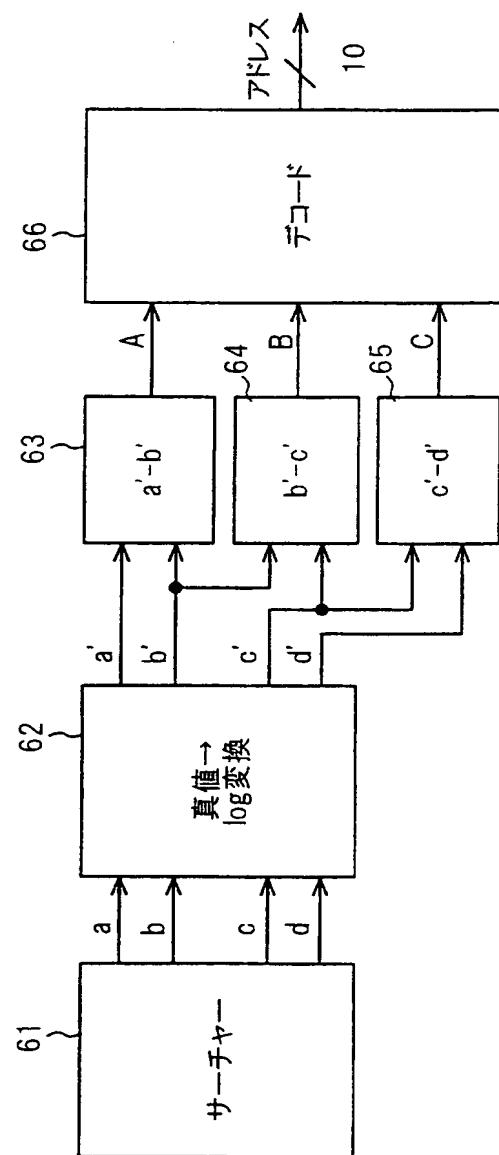
4/27  
第4図

5/27  
第5図

6/27  
図6

7/27  
第7図

8/27  
第8図

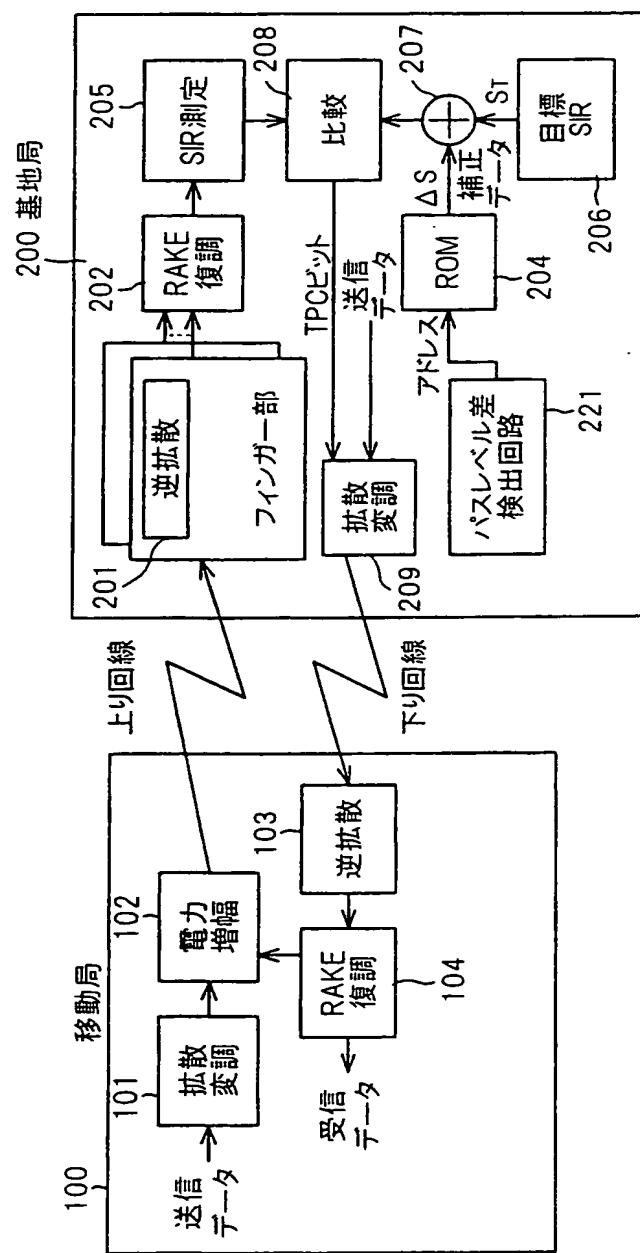
9/27  
第9図

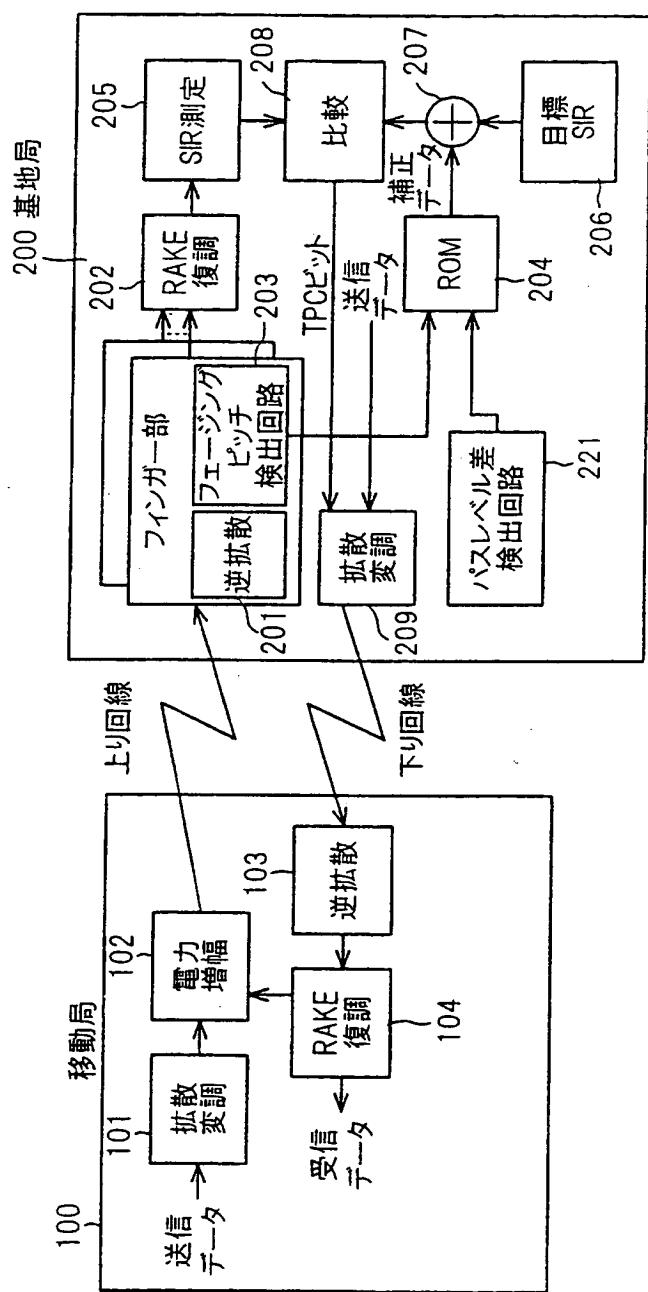
10/27  
第10図

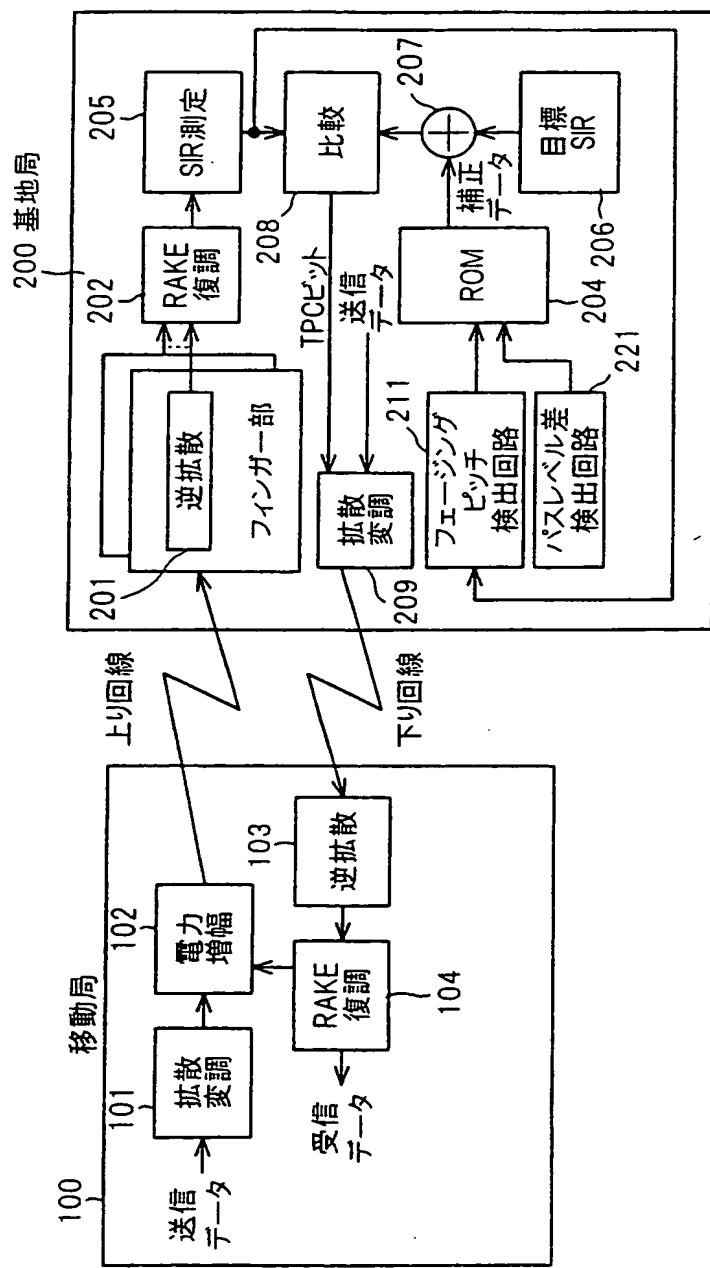
アドレス	1バス2バスレベル差(dB)A	2バス3バスレベル差(dB)B	3バス4バスレベル差(dB)C
0	15	0	0
1	14	0	1
2	14	1	0
3	13	0	0
4	13	0	1
5	13	0	2
6	13	1	0
7	13	1	1
8	13	2	0
9	12	0	0
10	12	0	1
11	12	0	2
12	12	0	3
13	12	1	0
14	12	1	1
15	12	1	2
16	12	2	0
17	12	2	1
18	12	3	0
19	11	0	0
20	11	0	1
21	11	0	2
22	11	0	3
23	11	0	4
24	11	1	0
25	11	1	1
26	11	1	2
27	11	1	3
28	11	2	0
29	11	2	1
30	11	2	2
31	11	3	0
32	11	3	1
33	11	4	0
34	10	0	0
35	10	0	1
36	10	0	2
37	10	0	3
38	10	0	4
39	10	0	5
40	10	1	0
41	10	1	1
42	10	1	2

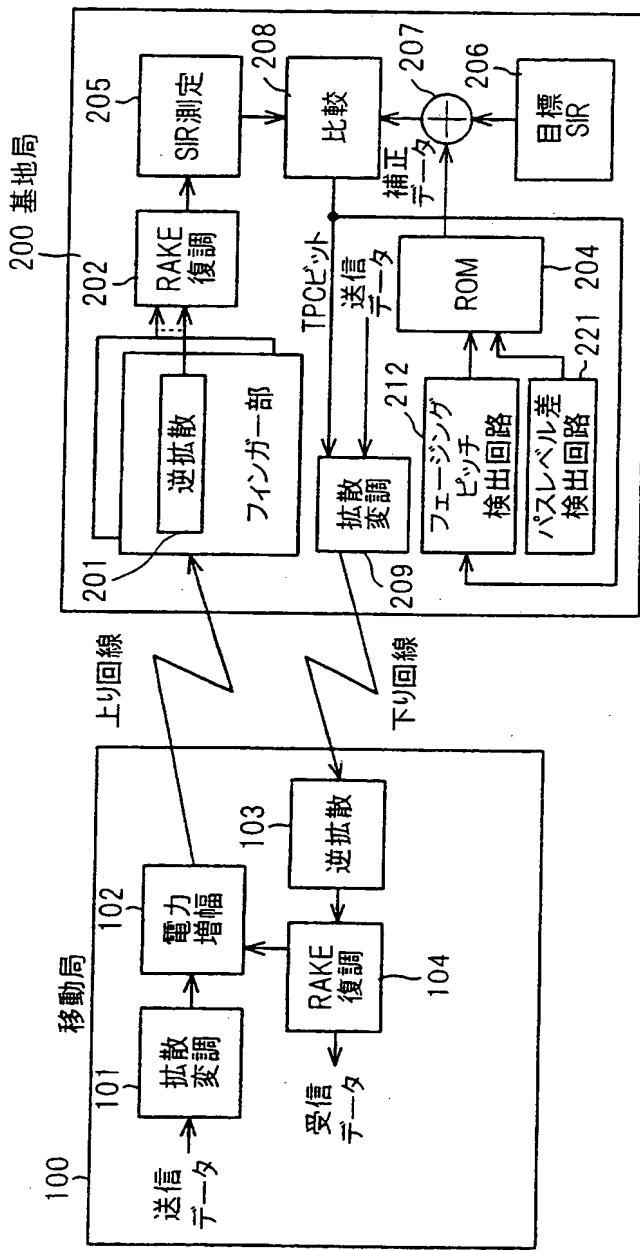
11/27  
第11図

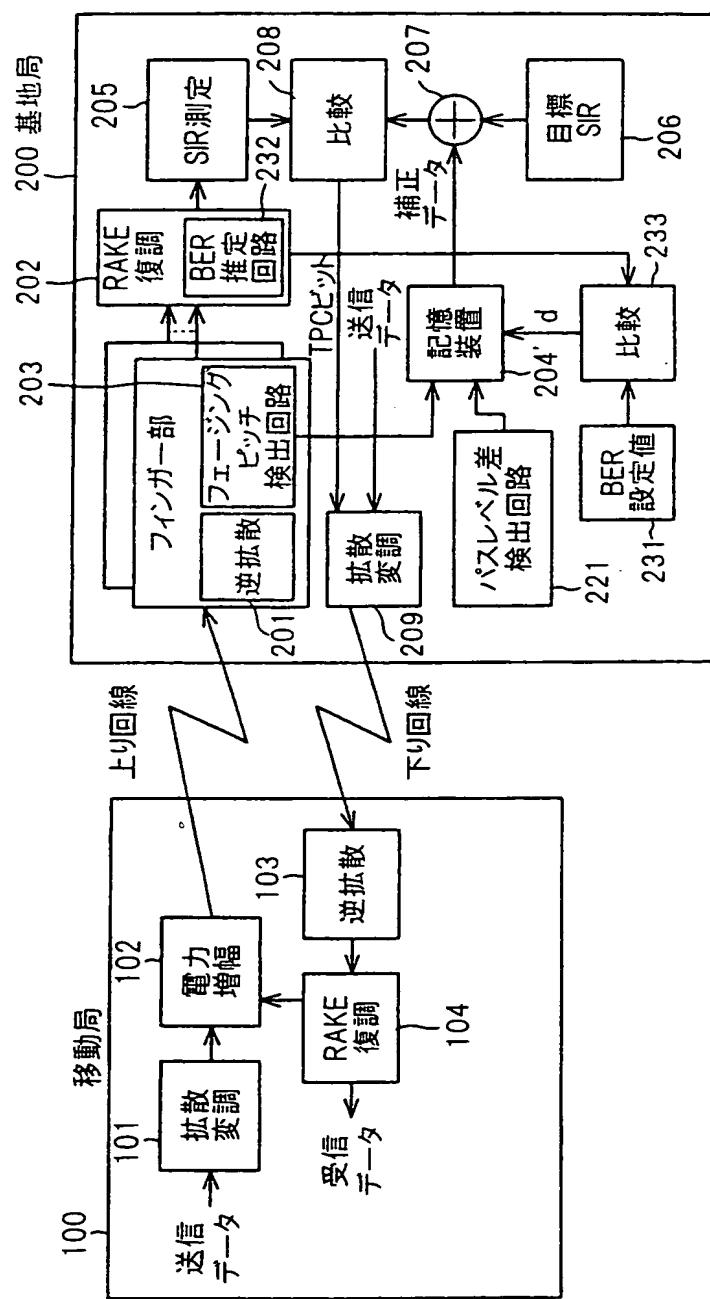
	A	B	C
770	0	7	0
771	0	7	1
772	0	7	2
773	0	7	3
774	0	7	4
775	0	7	5
776	0	7	6
777	0	7	7
778	0	7	8
779	0	8	0
780	0	8	1
781	0	8	2
782	0	8	3
783	0	8	4
784	0	8	5
785	0	8	6
786	0	8	7
787	0	9	0
788	0	9	1
789	0	9	2
790	0	9	3
791	0	9	4
792	0	9	5
793	0	9	6
794	0	10	0
795	0	10	1
796	0	10	2
797	0	10	3
798	0	10	4
799	0	10	5
800	0	11	0
801	0	11	1
802	0	11	2
803	0	11	3
804	0	11	4
805	0	12	0
806	0	12	1
807	0	12	2
808	0	12	3
809	0	13	0
810	0	13	1
811	0	13	2
812	0	14	0
813	0	14	1
814	0	15	0

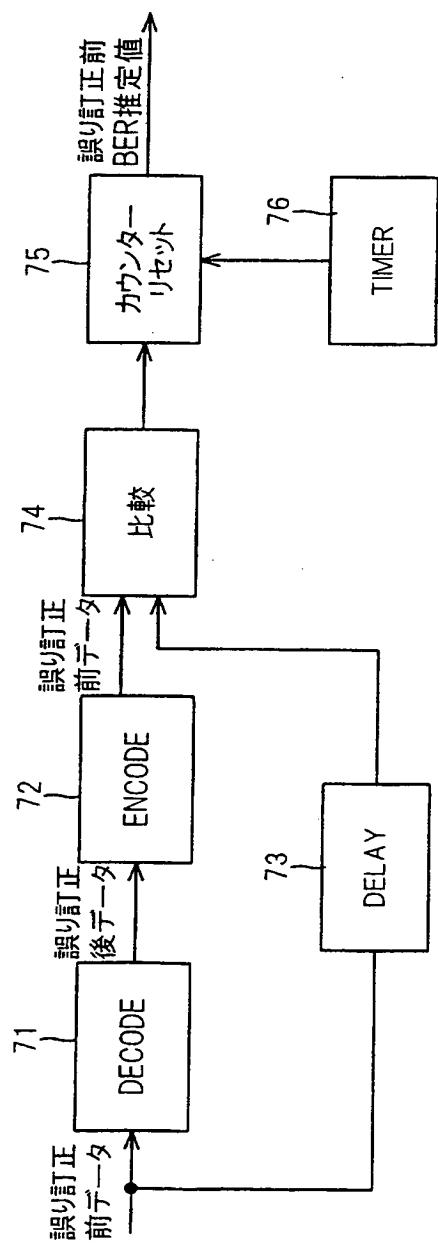
12/27  
図12

13/27  
図13

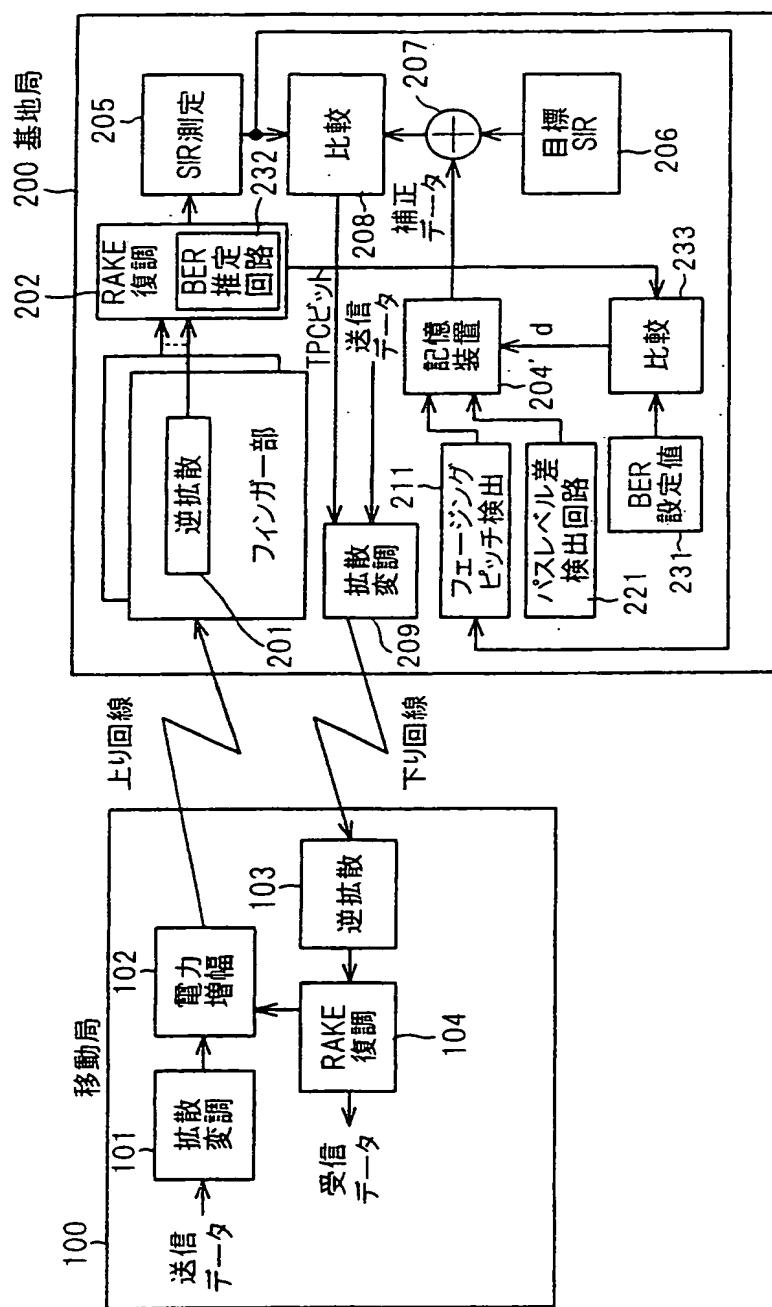
14/27  
図14

15/27  
図15

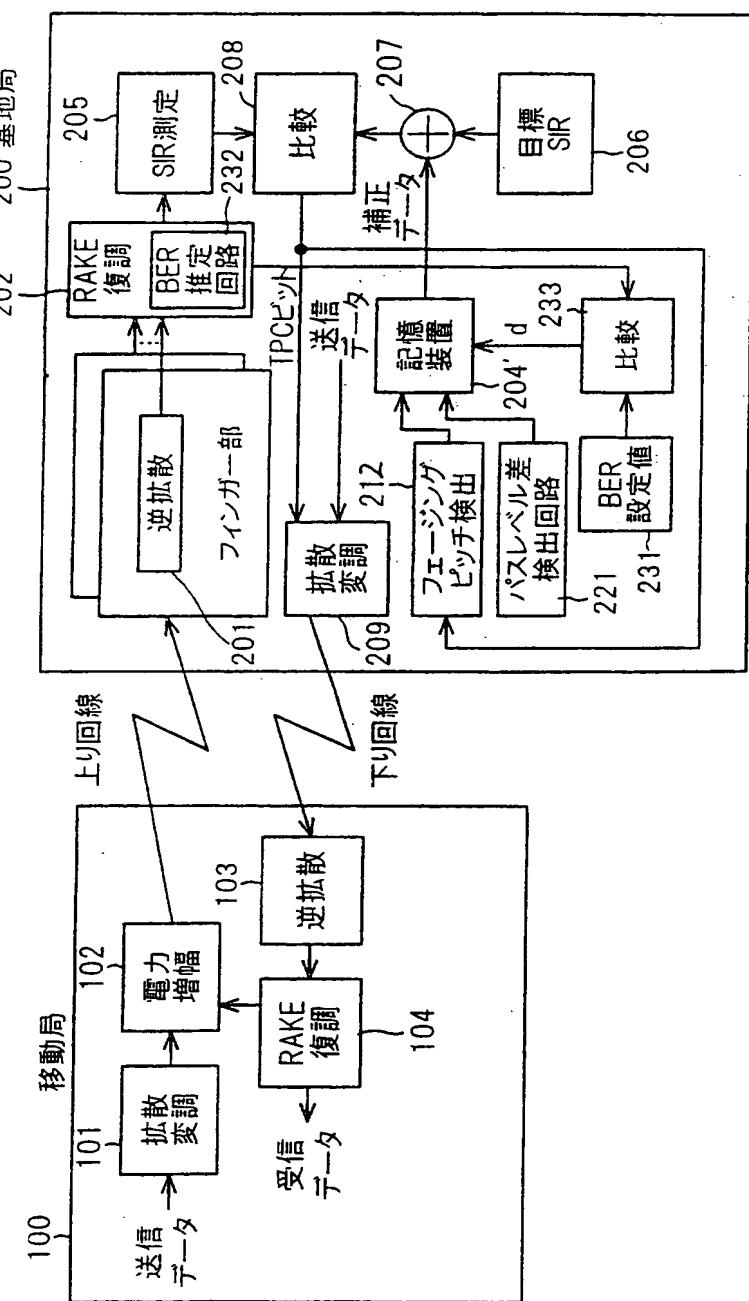
16/27  
図16

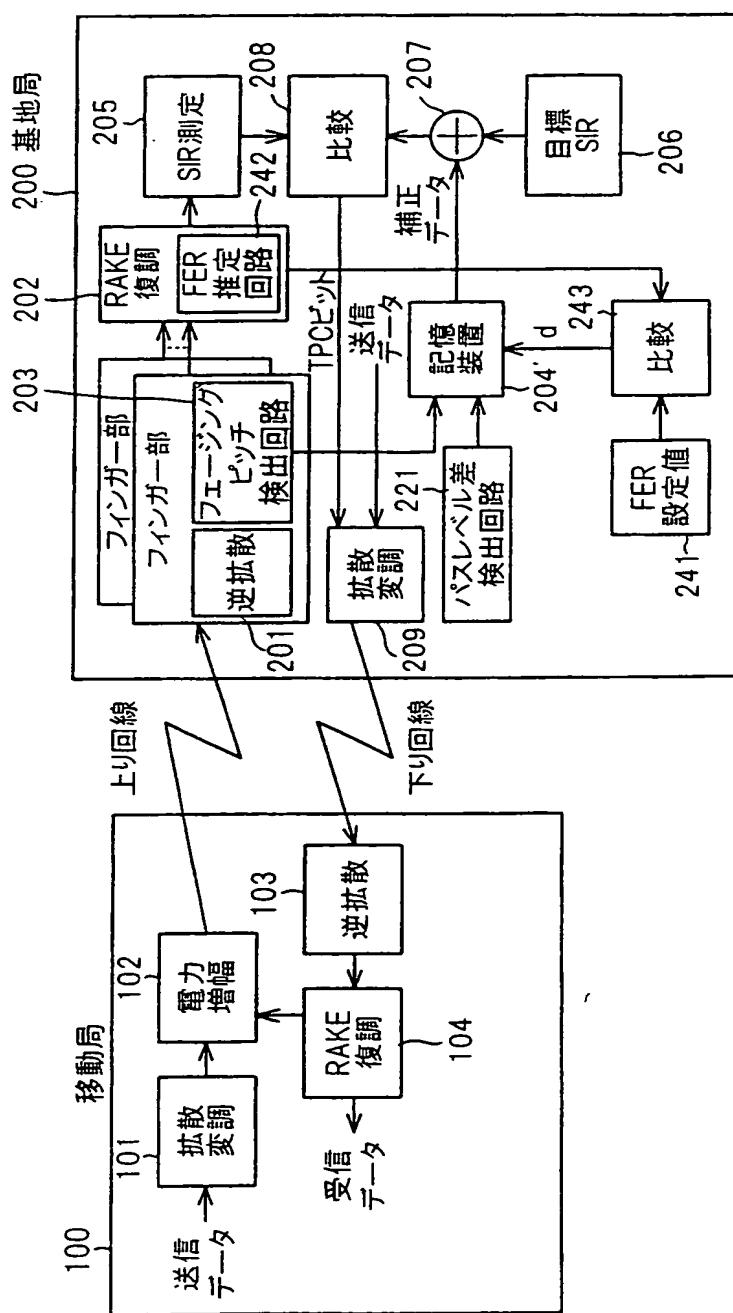
17/27  
第17図

18/27  
第18回

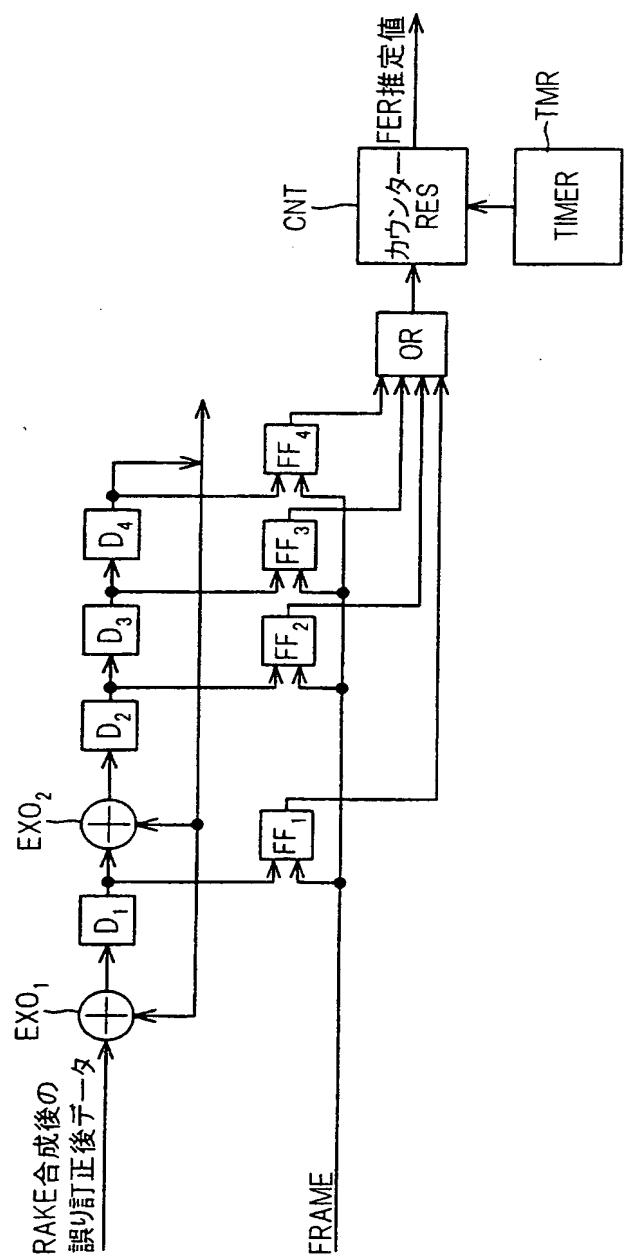


19/27  
第19図

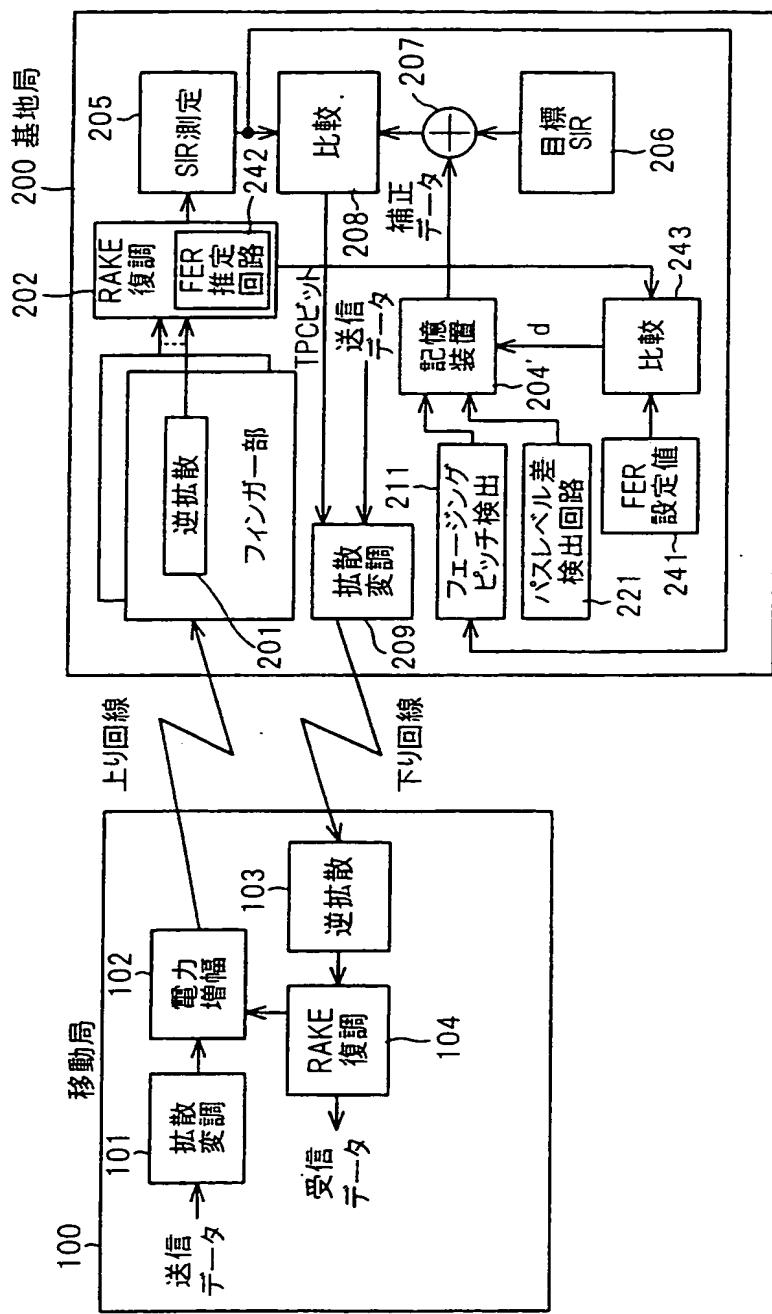


20/27  
第20図

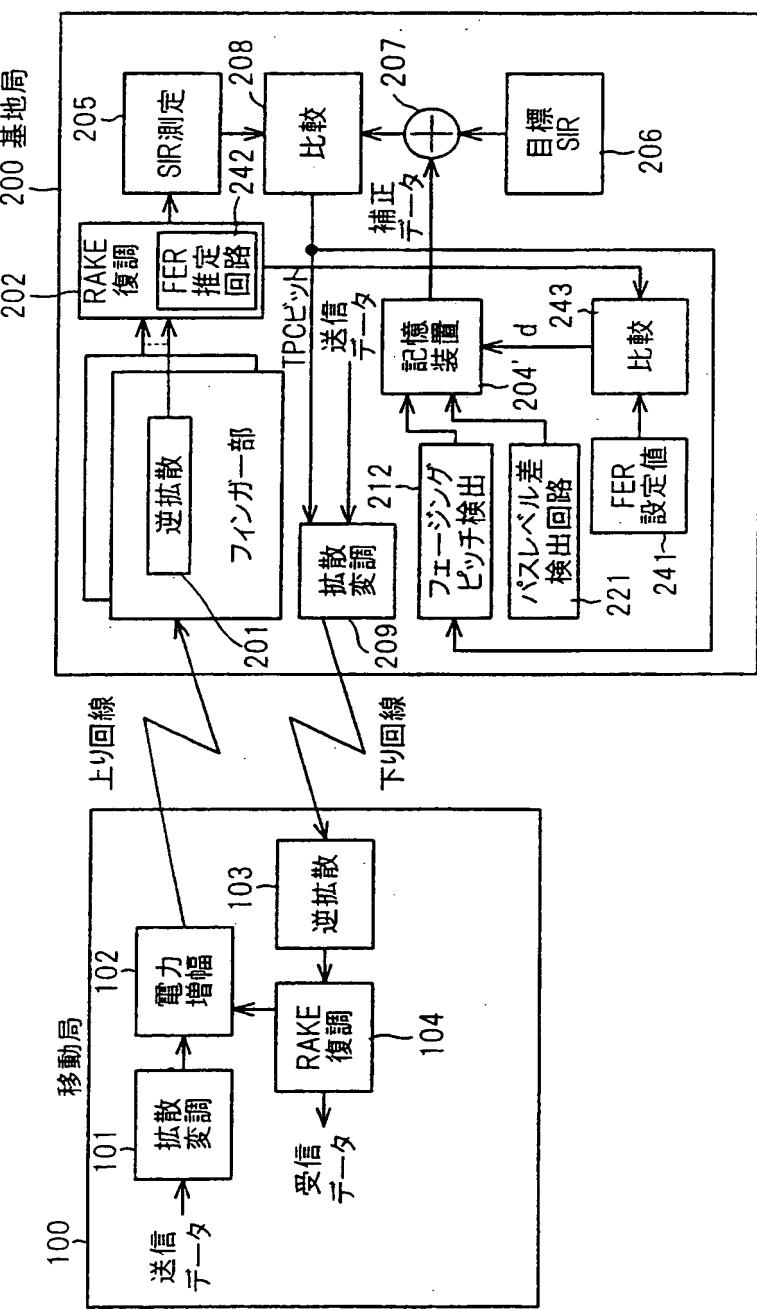
21/27  
図21



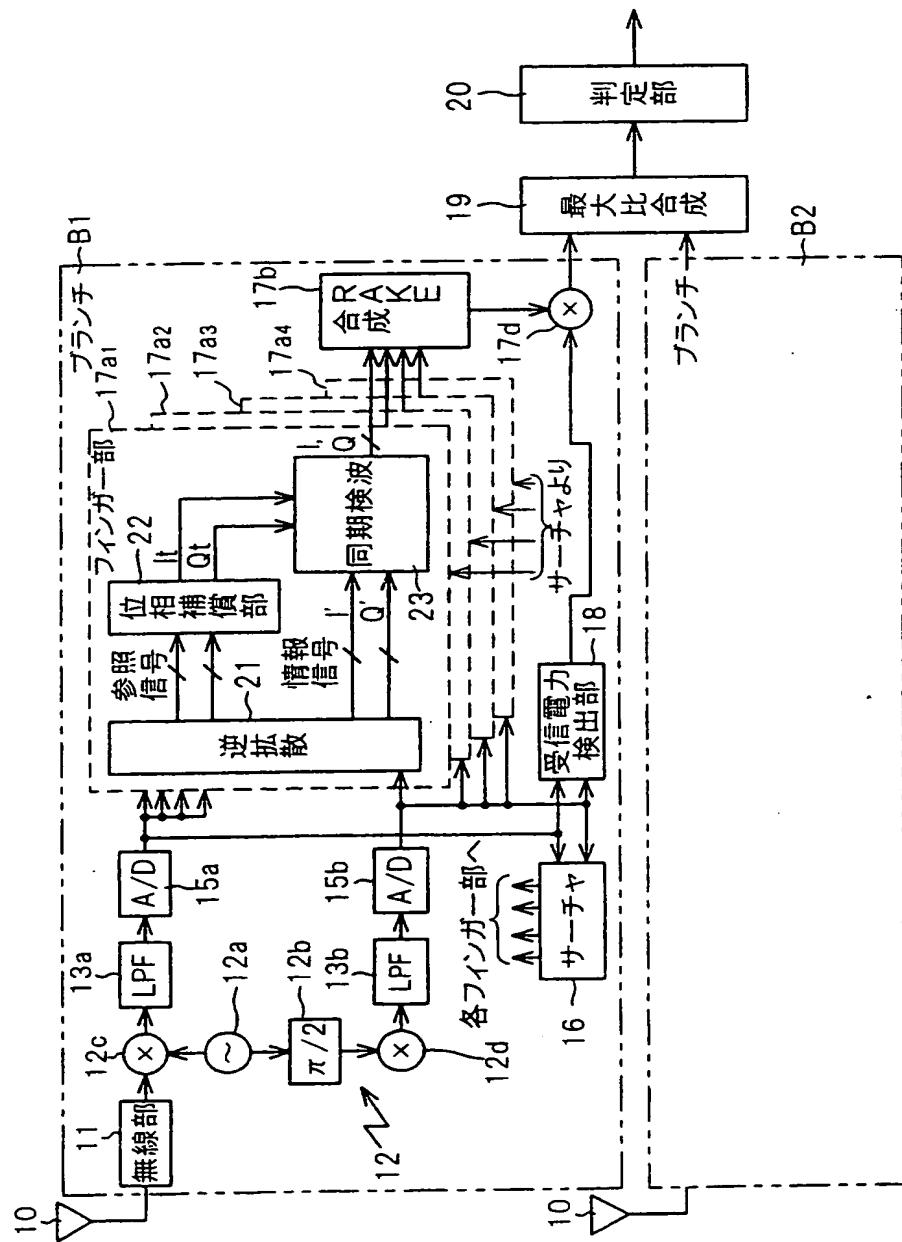
22/27  
第22図



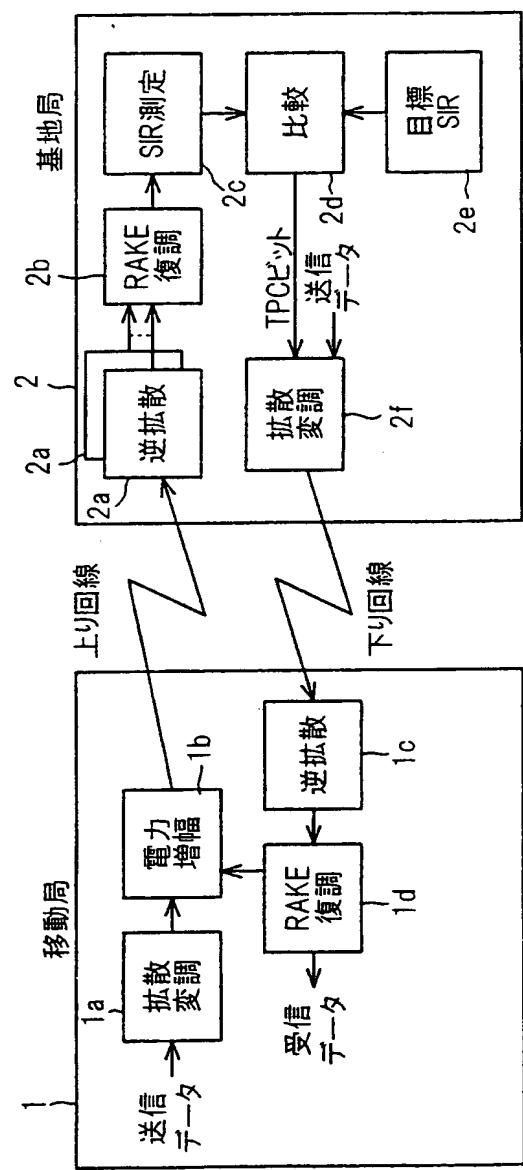
23/27  
第23図



24/27  
第24図

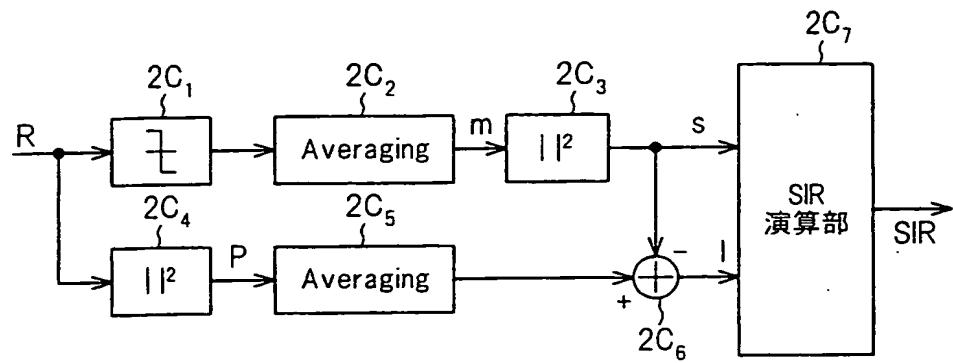


25/27  
第25図

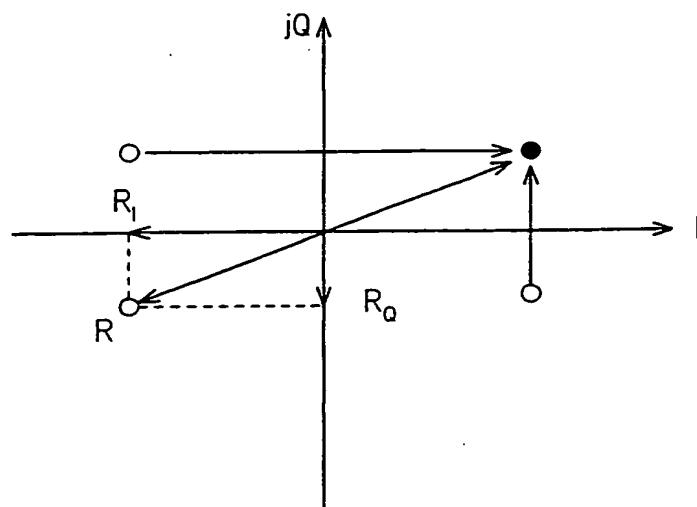


26/27  
第26図

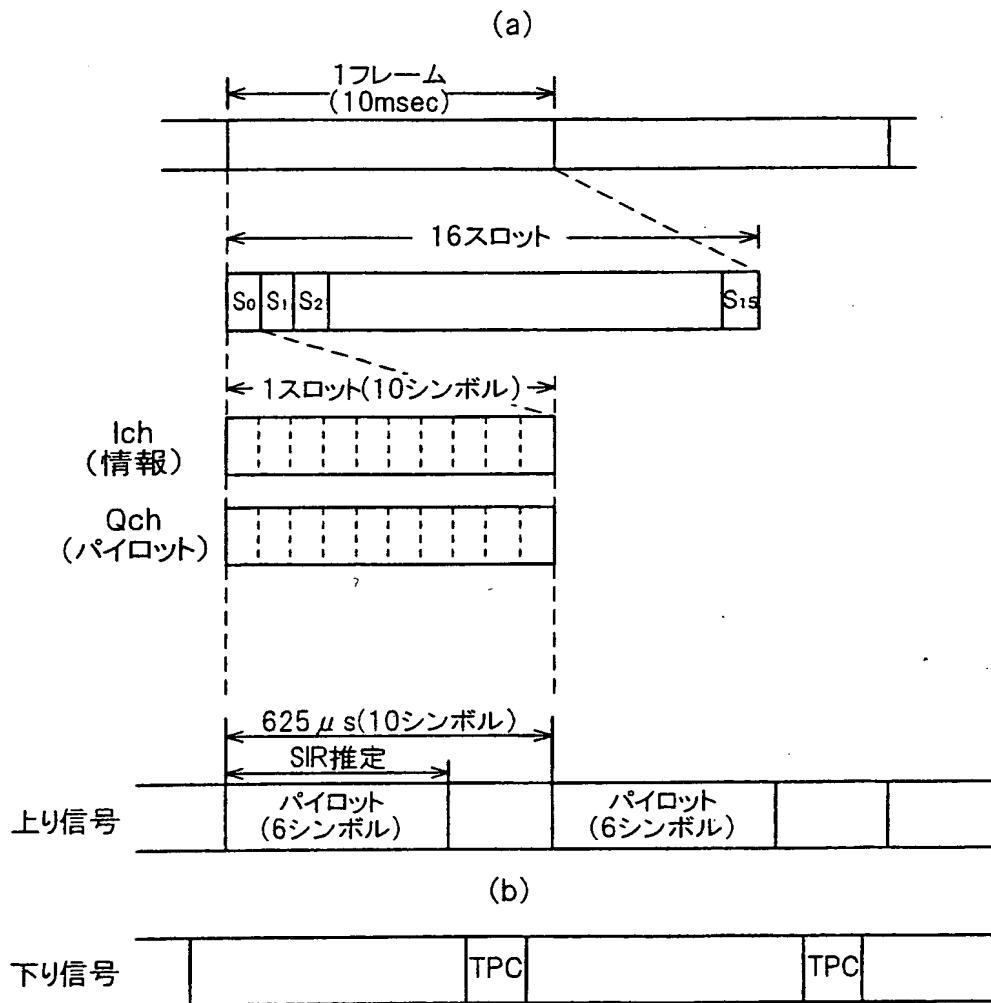
(a)



(b)



27/27  
第27図



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP99/05183

**A. CLASSIFICATION OF SUBJECT MATTER**

Int.Cl<sup>7</sup> H04Q 7/30  
H04B 7/26

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H04B 7/26  
H04Q 7/06~ 7/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
 Jitsuyo Shinan Koho 1940-1996 Jitsuyo Shinan Toroku Koho 1996-1999  
 Kokai Jitsuyo Shinan Koho 1971-1999 Toroku Jitsuyo Shinan Koho 1994-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 8-181653, A (NTT Ido Tsushinmo K.K.), 12 July, 1996 (12.07.96), Column 14, lines 8 to 30 (Family: none)	1
Y		5, 6, 8
A	EP, 682419, A (NTT Mobile Communications Network Inc.), 15 November, 1995 (15.11.95) & JP, 8-32514, A	1-12
A	EP, 762668, A (NTT Mobile Communications Network Inc.), 12 March, 1997 (12.03.97) & JP, 9-139712, A	1-12

Further documents are listed in the continuation of Box C.

See patent family annex.

- \* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search  
17 December, 1999 (17.12.99)

Date of mailing of the international search report  
28 December, 1999 (28.12.99)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## 国際調査報告

国際出願番号 PCT/JP99/05183

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. cl' H04Q 7/30  
H04B 7/26

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. cl' H04B 7/26  
H04Q 7/06 ~ 7/38

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国实用新案公報 1940~1996年  
日本国公開実用新案公報 1971~1999年  
日本国实用新案登録公報 1996~1999年  
日本国登録実用新案公報 1994~1999年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 8-181653, A (エヌ・ティ・ティ移動通信網株式会社) 12.7月. 1996 (12.07.96), 第14欄第8~30行, (ファミリーなし)	1
Y		5, 6, 8
A	E P, 682419, A (NTT MOBILE COMMUNICATIONS NETWORK INC), 15.11月. 1995 (15.11.95) & J P, 8-32514, A	1~12
A	E P, 762668, A (NOKIA TELECOMMUNICATIONS OY), 12.3月. 1997 (12.03.97) & J P, 9-139712, A	1~12

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日 17.12.99	国際調査報告の発送日 28.12.99
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 鈴木 匡明 印 電話番号 03-3581-1101 内線 3537